

第 1 章

序論

1.1 研究背景

1.1.1 背景¹⁾

現代の社会生活を支えるため、半導体デバイスが広く使用されている。1990 年代半ばから、パソコンの心臓部である CPU (Central Processing Unit : 中央演算処理装置) が飛躍的に進歩し、パソコンの情報処理能力は当時のパソコンとは比べものにならないほど向上している。また近年では、パワー MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) や IGBT (Insulated Gate Bipolar Transistor) といったパワー半導体デバイスも高速化、高出力化するなど性能が大幅に向上し、太陽電池発電システム用のパワーコンディショナやハイブリッド車用の DC/AC インバータなどの性能向上につながっている。

デバイスの高速化、高出力化はデバイス内部での発熱損失 (電力損失) の増加をもたらし、発熱量の増加はデバイスの温度上昇の増加を招く。また高密度化 (微細化) により、デバイス内部に局所的に温度の高い部分 (ホットスポット) が形成される。²⁻⁵⁾ 温度が上昇すると、デバイスの性能が低下するだけでなく、最悪の場合破壊されてしまう。このため、放熱フィンなどの放熱/冷却モジュールを使ってデバイス温度を低く保つ必要がある。一方、コストなどの面から、システムの小型化、軽量化が求められている。このようなシステム小型化の追求により、デバイスの実装密度が高まったり、放熱モジュールの体積を減少せざるを得ず、放熱が非常に困難になっている。このため、デバイスの高速化、高出力化、高密度化にともない、デバイス冷却に関する技術開発もこれまで以上に進めていかなければならない。

デバイス内部で発生した熱は、デバイスパッケージ最外部に達し、そこから放熱モジュールなどを通して大気へ放出される。デバイスの熱抵抗と熱流、温度差の関係は、電

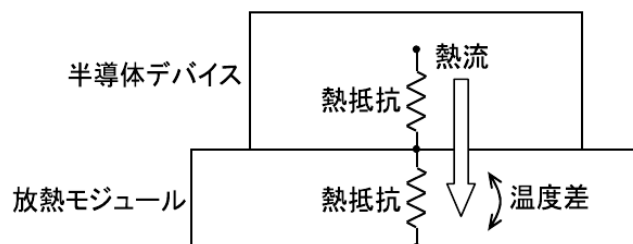


図 1.1 熱抵抗と熱流、温度差の関係

気の流れにおける抵抗と電流、電位差（電圧）の関係と同様に示すことができる（図 1.1）。熱抵抗が存在する箇所に熱が流れると熱抵抗両端には温度差が生じる、つまり温度が上昇する。このため、デバイス内部の温度上昇を抑えるためには、デバイス内部での発熱を抑える他に、1) デバイス内部の熱抵抗を下げる、2) 放熱モジュールの熱抵抗を下げるが必要になる。

以下では、パワー半導体デバイスの熱抵抗低減と放熱モジュールの熱抵抗低減（放熱性能の向上）の現状について述べる。

1.1.2 パワー半導体デバイスの熱抵抗低減⁶⁾

1990 年代になり、それまでパワー半導体デバイスの主流であったサイリスタ（もしくは SCR[®]（Silicon Controlled Rectifier）とも呼ばれる）や BJT（Bipolar Junction Transistor：バイポーラ接合型トランジスタ）に代わり、パワー MOSFET や IGBT といった MOS 系パワーデバイスが主流となった。

MOS 系パワーデバイスのトップバッターとして市場に登場したパワー MOSFET は、高周波特性が優れていることに加えて、低い電源電圧で動作させる場合の電力損失が従来デバイスより格段に小さい特徴をもつ。一方、高耐圧化すると電力損失が急増する。このため、低電圧高周波スイッチングデバイスとして広く利用されている。

これに対し、600 V 以上の耐圧を必要とする領域での電力損失を小さくする目的で開発されたデバイスが IGBT である。ターンオフに時間がかかる欠点をもつため高速スイッチングを必要とする分野での利用はパワー MOSFET に比べ限定されるが、AC 商用ラインで動作するモーターの駆動など高電圧大電力分野ではパワー MOSFET に比べ高効率化できる。

これらのデバイスでは、パッケージサイズを大きくすることでオン抵抗を低くし電力損失を低減したり、熱抵抗を低減することができる。図 1.2 にパワーデバイス用のパッケージを、表 1.1 に東芝セミコンダクター社製 IGBT のパッケージ、熱的・電気的特性を示す。⁷⁻⁹⁾ GT40G121 よりも高耐圧の GT40J322 はオン抵抗が高く、電力損失は大

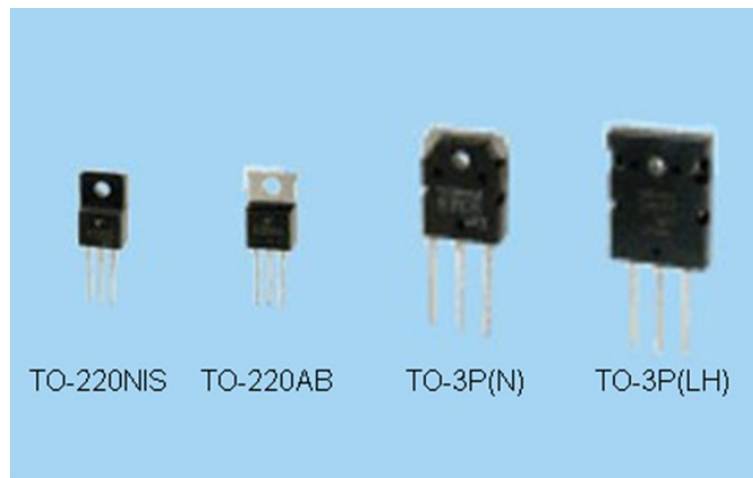


図 1.2 パワーデバイスのパッケージ

表 1.1 IGBT のパッケージ、熱的・電気的特性 (ケース温度 25 °C)⁷⁻⁹⁾

	GT40G121	GT40J322	GT60J323
パッケージ	TO-220AB	TO-3P(N)	TO-3P(LH)
パッケージ面積 ^{a)} [mm ²]	10.3×15.7	15.9×20.0	20.5×24.0
絶対最大定格			
コレクターエミッタ間電圧 [V]	400	600	600
コレクタ電流 (DC) [A]	40	40	60
許容損失 [W]	100	120	170
熱・電気的特性			
オン抵抗 ^{b)} [mΩ]	30	43	31
熱抵抗 ^{c)} [°C/W]	1.25	1.04	0.74

a) リード部分を除いたプラスチックモールドと銅プレート部分

b) コレクタ電流とコレクターエミッタ間電圧から算出

c) ジャンクションーケース間

きいと予想されるが、パッケージが大きく熱抵抗は小さい。GT60J323 はパッケージに TO-3P(LH) を採用することで、耐圧が 600V でありながら オン抵抗は GT40G121 とほぼ同程度の 31 mΩ であり、熱抵抗は 0.74 °C/W である。



図 1.3 CPU と冷却ファン

1.1.3 放熱モジュールの熱抵抗低減

デバイス内部で発生してパッケージ最外部に到達した熱を素早く大量に外環境、おもに大気中へと放散させるために放熱モジュールが用いられる。素早く大量に放出するためにはモジュールの表面積を大きくするのが効果的であるが、システム小型化の要求に伴い、様々な改良が行われている。

CPU 冷却用モジュールは次のように変遷してきた。1989 年に発表された Intel[®] i486[™] CPU の最大消費電力は 3 W 程度であり、この CPU には小型の放熱フィンを取り付けるだけで放熱は十分であった。しかし、CPU の高速化、高集積化とともに最大消費電力は増加してきた。図 1.3 に Intel[®] Pentium[®] CPU と 純正冷却ファンを示す。この CPU の最大消費電力はおよそ 80 W であり、最大発熱時にも CPU を正常に動作させるためには CPU 体積の 65 倍程度の冷却ファンが必要となる。さらに、Intel[®] Core[™] i7 には TDP(Thermal Design Power) 130 W 級のものが存在し、このクラスの CPU に対しては、気温などの環境条件によっては図 1.3 のファンでは放熱能力が不足する場合が生じる。このため、他メーカーからヒートパイプを用いた放熱性能の高い CPU クーラーが発売されている。

LED(Light Emitting Diode) は素子 1 個あたりの発熱量は少ないものの、体積が小さいため発熱密度は大きく、また狭い領域に数多く設置されることが多い。加えて放熱用モジュールには非常に限られたスペースしか与えられないことが多い。このため LED を設置する基板そのものの改良が続けられている。例えば、日本タングステンでは山口大学と

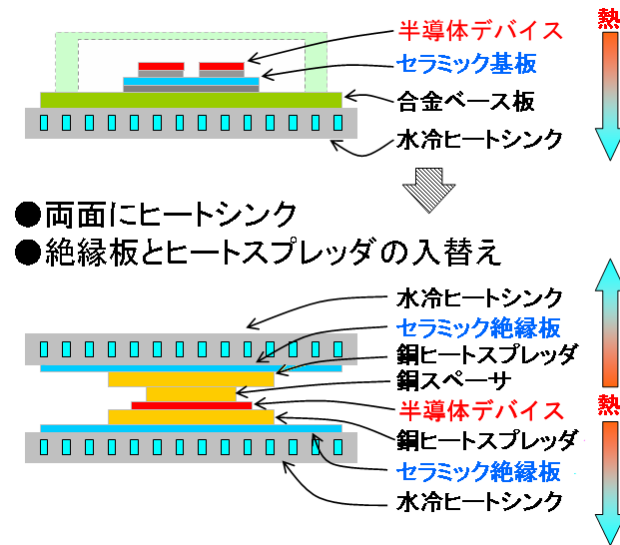


図 1.4 両面冷却による放熱性向上¹⁾ 上側:従来モジュール、下側:新開発モジュール

共同で高出力 LED 用低コスト基板を開発した。^{*1} 銅製リードフレームと特殊セラミックスの筐体を一体化し高価な材料を使用せずシンプルな構造を採用することで、従来のセラミックス基板と比較して大幅なコストダウンを図るとともに、窒化アルミ (AlN) 製と同等の熱的特性を有した基板となった。

送電システムや電車などの大電力容量システム用放熱モジュールの例として、ヒートパイプを利用した冷却器がある。例えば古河電気工業では、250~3500 A の電力半導体向けのヒートパイプ式冷却器を開発している。^{*2} ヒートパイプを用いることで、従来のモジュールに比べ熱輸送能力、放熱性能に優れ、また沸騰冷却式や水冷式に比べて密閉性で高い信頼性を得ることができる。

送電システムや電車などよりも電力容量の小さいシステムに対する画期的な放熱モジュールの例として、デンソーがハイブリッド車に搭載されるインバータ用に開発した冷却モジュールがある。¹⁾ 冷却モジュールの概略を図 1.4 に示す。このモジュールの大きな特徴は、1) パワー半導体デバイス両面にヒートシンクを取り付ける、2) デバイスに銅ヒートスプレッダを取り付けるの 2 点である。通常、デバイスに冷却モジュールを取り付ける場合、図 1.4 上側に示した従来モジュールのように片側に取り付ける。しかし新開発モジュールでは、両面にヒートシンクを取り付けることで熱伝導流路を倍に増やしている。さらに、通常はデバイスとモジュールの間に電気絶縁用の基板やシリコンシートを挿入するが、この電気絶縁物は熱伝導が悪く熱障壁となる。そこで新開発モジュールでは、デバイスに銅ヒートスプレッダを取り付け、その外側にセラミック絶縁板を配置した。こ

^{*1} 日本タングステン株式会社 〒812-8538 福岡市博多区美野島 1 丁目 2 番 8 号

^{*2} 古河電気工業株式会社 〒100-8322 東京都千代田区丸の内 2 丁目 2 番 3 号

れにより、熱障壁を通過する前に平面方向に熱を広げ、熱障壁での温度上昇を減少させた。これらの工夫により、従来モジュールの熱コンダクタンスが 2.21 W/K であるのに対し、新開発モジュールでは 4.93 W/K と 2 倍以上の性能向上を図ることができた。ただし、チップを両面から挟み込む構造のため、チップその他部材の熱膨張/収縮に対する自由度は片面冷却よりも小さく、設計、実装面で非常に高い精度が要求される。

1.2 ペルチェ冷却

熱電効果を利用したペルチェクーラー TEC (Thermoelectric cooler) も、放熱/冷却モジュールとして利用されている。また、2000 年頃からデバイス内部のホットスポット²⁻⁵⁾を選択的に冷却することで、ホットスポットからパッケージまでの熱抵抗を下げるのが可能な先進型 TEC が研究、報告された。¹⁰⁻¹⁵⁾

本節では、まず 3 つの熱電効果であるゼーベック効果、ペルチェ効果およびトムソン効果について触れる。次にペルチェモジュールに関して、原理と特徴を説明し、ペルチェモジュール冷却が抱える課題について述べる。最後に先進型 TEC について概略を示す。

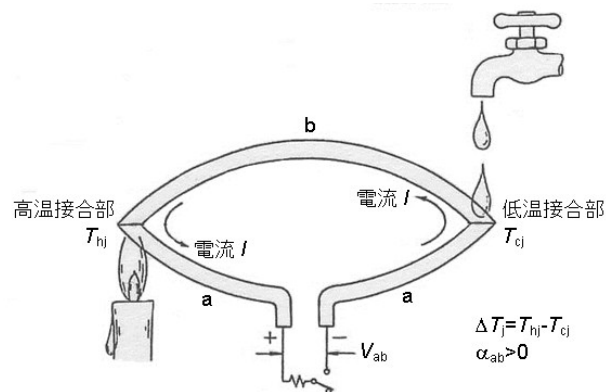
1.2.1 熱電効果¹⁶⁾

1822 年、T. J. Seebeck(ドイツ) は、銅 (Cu) とビスマス (Bi)、または Bi とアンチモン (Sb) を接合して回路を作り、回路が作る平面内に方位磁針をおいて接合部の一部を加熱したところ、磁針が振れる特異な現象を発見した。この現象は、現在では温度差によって閉回路に電流が流れ、磁場が発生し磁針が振れたと説明される。しかし当時 Seebeck は、温度差によって導体が磁氣的に分極を起こした結果であると解釈した。^{17, 18)}

1834 年、J. C. A. Peltier(フランス) は、二つの異種金属をつないだ回路に電流を流すと、一方の接合部で吸熱、他方で発熱が起こり、電流の向きを変えるとこの吸発熱の位置が反転することを発見した。¹⁹⁾

Seebeck も Peltier も、彼らが発見した現象の真の原因を解明し理論付けるまでにはいたらなかったが、これらの現象を発見者の名前にちなんで、それぞれゼーベック効果、ペルチェ効果と呼んでいる。

さらに、1851 年、W. Thomson (イギリス) は、ゼーベック効果とペルチェ効果の可逆性を熱力学によって理論付け、この理論の熱力学第二法則から、組成の均一な導体に温度差が存在する状態で温度勾配に沿って電流が流れると、導体内で熱の吸収または発生が生じるというトムソン効果の存在を予測した。²⁰⁾ この予測は後に実験的に証明され、それ以来、ゼーベック、ペルチェおよびトムソン効果は熱電効果として知られるようになった。

図 1.5 ゼーベック効果¹⁶⁾

ゼーベック効果

種類の異なった 2 つの物質 a、b を接合し、図 1.5 のような回路を作ったとき、一方の接合部を加熱して高温 T_{hj} に、他方の接合部を低温 T_{cj} に保つと、スイッチを開いたこの開放回路の端子間には、接合部温度差 $\Delta T_j = T_{hj} - T_{cj}$ に応じた開放電圧 V_{ab} が発生する。この発生電圧を熱起電力という。

熱起電力 V_{ab} は、 ΔT_j と比例関係になるとは限らないため、一方の接合部の温度が一定のとき、他方の接合部における温度 1 K の変化に対する熱起電力の変化 α_{ab} を物質 a の b に対する相対熱電能と呼ぶ。物質は与えられた温度で固有の熱電能をもち、これを絶対熱電能と呼ぶ。熱電能はゼーベック係数 (Seebeck coefficient) とも呼ばれる。物質 a、b それぞれの絶対熱電能を α_a 、 α_b とすると、相対熱電能 α_{ab} は

$$\alpha_{ab} = \alpha_a - \alpha_b \quad (1.1)$$

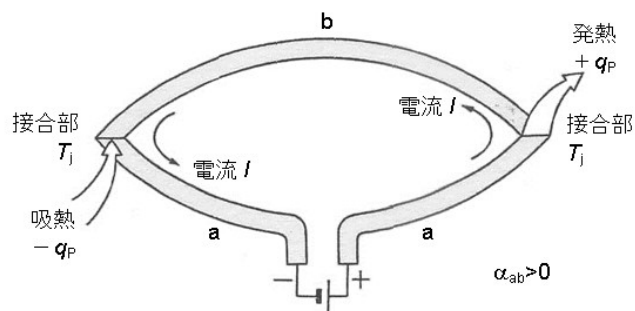
で表される。

図 1.5 の回路にあるスイッチを閉じたとき、高温接合部で物質 b から a に、低温接合部で物質 a から b に電流が流れるような電圧が発生する場合は α_{ab} は正、電流が反対方向に流れる場合は負と定義する。^{*3}

ペルチェ効果

図 1.5 と同様な物質 a、b の接合回路に電池をつなぎ、図 1.6 のように電流を流すと、一方の接合部では熱を吸収し、他方では熱を発生する。今、両接合部の温度を T_j に保ち、その温度における相対熱電能を α_{ab} 、電流を I とすると、単位時間内に接合部で吸収また

^{*3} 本論文では p 型、n 型材料どちらのゼーベック係数も正 ($|\alpha| > 0$) として表記する (付録 A 参照)。

図 1.6 ペルチェ効果¹⁶⁾

は発生する熱量の絶対値 $|q_P|$ は、

$$|q_P| = \alpha_{ab} T_j I = \Pi I \quad (1.2)$$

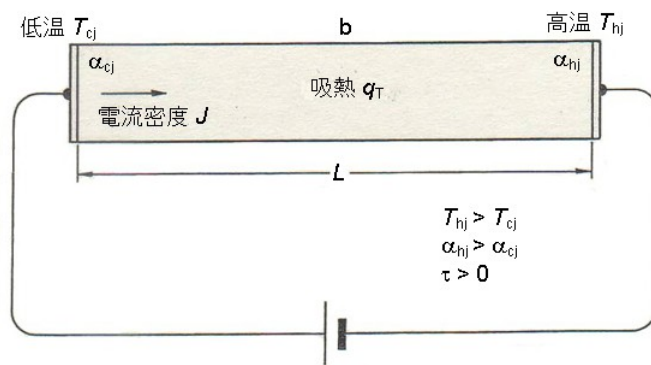
で表される。 $\Pi \equiv \alpha_{ab} T_j$ をペルチェ係数と呼ぶ。

α_{ab} が正のときに電流が b から a に流れる接合部では吸熱し、 a から b へ流れる接合部では発熱する。 α_{ab} の正負また電流方向のいずれかが逆になると、接合部での吸熱、発熱が反転する。

トムソン効果

組成の均一な物質があり、図 1.7 のように片端を低温 T_{cj} 、他端を高温 T_{hj} に保ち、温度勾配のある長さ L 方向に沿って電流を流すと、この物質内で吸熱または発熱が起こる。物質のゼーベック係数 α が温度によって異なるために生じる現象で、トムソン効果と呼ばれる。温度勾配を dT/dL 、電流密度を J とすると、単位体積当たり単位時間内に吸収または発生する熱量の絶対値 $|q_T|$ は、

$$|q_T| = \tau J \frac{dT}{dL} \quad (1.3)$$

図 1.7 トムソン効果¹⁶⁾

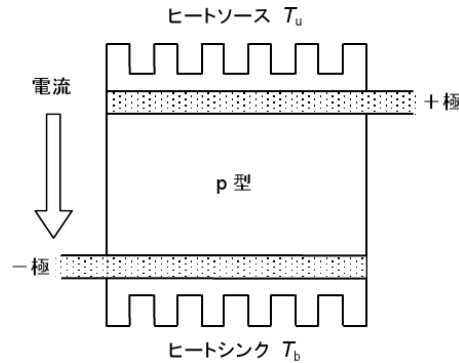


図 1.8 p 型素子で構成されるペルチェモジュール

で表され、 τ をトムソン係数と呼ぶ。 τ と α には

$$\tau = -T \frac{d\alpha}{dT} \quad (1.4)$$

の関係がある。 $\tau > 0$ のとき、高温端に向かって電流が流れると物質内部では熱の発生があり、 τ の正負または電流方向のいずれかが逆になると熱の吸収がある。

1.2.2 ペルチェモジュール¹⁶⁾

原理

ペルチェモジュールの冷却 (もしくは加熱) 性能を図 1.8 に示す p 型素子で説明する。p 型素子の断面積を A 、厚さを d とする。抵抗率、ゼーベック係数及び熱伝導率をそれぞれ ρ 、 α 、 κ とし、これらは温度によらず一定とする。また、素子と金属電極との接合部における電気抵抗と熱抵抗はないものとする。ヒートシンクおよびヒートソース以外、つまり素子や金属電極の表面での (外界との) 熱のやりとりはなく、ヒートシンクとヒートソース間の熱はすべて電極と素子を通して移動する。

p 型素子と金属電極の接合部においてペルチェ効果により吸熱、発熱が生じるが、モジュール内部での熱の流れを議論する場合、ペルチェ熱 Q_P はキャリアと同じ向きに流れるとして議論することができる。つまり p 型素子ではメジャーキャリアが正孔のため、電流が上から下へと流れるときには、上部の接合部から Q_P が電流と同じ向きに流れ出し (吸熱)、下部の接合部には Q_P が流れ込む (発熱)。反対に、n 型材料では電流と反対向きに Q_P は流れる。

素子上端、下端の温度をそれぞれ T_u 、 T_b とする。素子中の単位体積あたり単位時間中に発生する熱量を Q とし、下向きを正とすると、素子上端、下端における熱流束 Q_u 、 Q_b はそれぞれ次式で表される。

$$Q_u = \alpha T_u I + K \Delta T - \frac{I^2 R}{2} \quad (1.5)$$

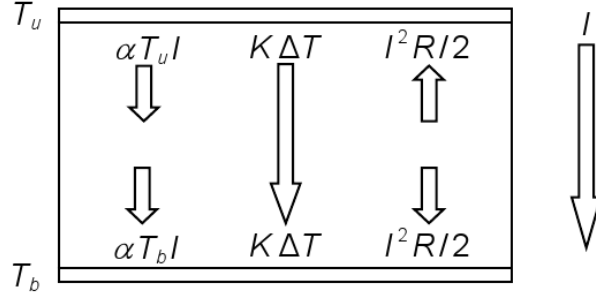


図 1.9 電流を上から下へ流したときの p 型素子中の熱流束 ($\Delta T = T_u - T_b > 0$ の場合)

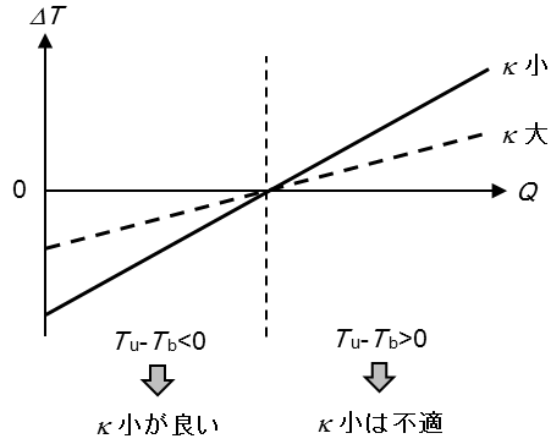


図 1.10 κ に対する発熱量 Q と ΔT の関係

$$Q_b = \alpha T_b I + K \Delta T + \frac{I^2 R}{2} \quad (1.6)$$

ここで、 $K = \kappa A / d$ 、 $R = \rho d / A$ はそれぞれ素子の熱コンダクタンス、抵抗を、また $\Delta T = T_u - T_b$ である。

2 つの式中の第 1 項はペルチェ熱、第 2 項は伝導熱を、そして第 3 項はジュール熱 $Q_j = I^2 R$ の 1/2 がそれぞれ上端、下端に向かって流れることを表している。式 (1.5) と式 (1.6) を図示すると図 1.9 のようになる。

式 (1.5) を変形すると次のようになる。

$$\begin{aligned} \Delta T &= \frac{1}{K} \left\{ Q_u - \left(\alpha T_u I - \frac{I^2 R}{2} \right) \right\} \\ &= \frac{d}{\kappa A} \left\{ Q_u - \left(\alpha T_u I - \frac{I^2 \rho d}{2 A} \right) \right\} \end{aligned} \quad (1.7)$$

式 (1.7) をグラフ化したものを図 1.10 に示す。

図 1.9 の上面側に発熱量 Q_u の被冷却物を接触させたとする。式 (1.7) から、

$$Q_u < \alpha T_u I - \frac{I^2 \rho d}{2 A} \quad (1.8)$$

のとき $\Delta T = T_u - T_b < 0$ で、素子下面に比べ上面のほうが温度が低くなり、伝導熱は下面から上面へと流れる。この条件下での動作が通常のペルチェ冷却である。冷却性能を上げるためには $|\Delta T|$ が大きければよく、そのためには素子の α は大きく、 ρ は低く、そして d は低ければよい。

特徴

ペルチェモジュールを使った冷却システムは一般的な圧縮冷凍機に比べて次のような特徴がある。

1. モーター等の機械駆動部がないため、騒音や振動、粉塵を発生せず、構成部品の疲労、破損割合が低く長寿命であり、装置は小型、軽量で、設計の自由度が大きい。
2. 熱のほぼすべてをペルチェ熱によって運び、そのペルチェ熱は電流値によって短時間に变化させることができるため、精密な温度制御を必要とする機器に利用されている。
3. 電流の向きを変えることにより、冷却だけでなく加熱することもできる。
4. 一般的に COP (Coefficient of Performance : 成績係数) が低い。

これらの特徴から、クリーンルームや病院、ホテルなどで使用される機器に組み込まれていたり、冷温蔵庫に利用されるなど、広範な分野で使用されている。²¹⁾

また光通信分野でも非常に重要な役割を占めている。レーザダイオードの発光部 (アクティブ領域) の温度によって発光周波数は変化する。波長分割多重通信では波長間隔が約 0.8 nm と非常に狭いため、光源として使用されるレーザダイオードのアクティブ領域の温度を 0.1 K 以下の精度で制御しなければならない。この温度制御にペルチェモジュールが使用されている。

課題

ペルチェモジュールは CPU 冷却にも用いられた時期があった。CPU の発熱が 40 W 程度以下の時代には、当時の冷却ファンよりもはるかに冷却性能が高く、その能力のために CPU 付近が結露するという不具合も発生し、温度制御システムが組み込まれるほどだった。

一方、発熱量の多いデバイス (被冷却物) を冷却するのは不適な場合が多い。ペルチェモジュールは駆動電流を増やすと最初は吸熱量が増加するが、ある電流値で吸熱量が最大値をとり、さらに電流を増やすと吸熱量が低下するとともに COP は低くなる。また、モ

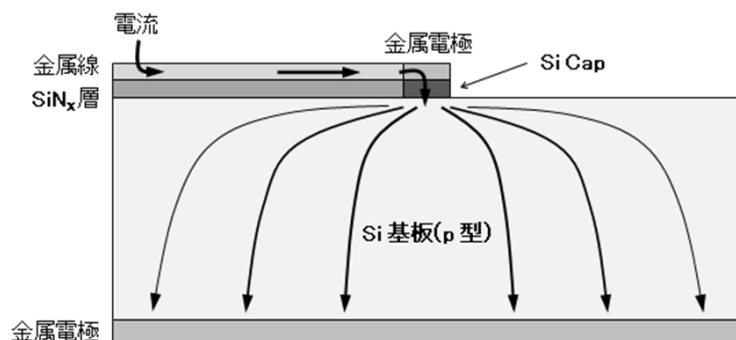


図 1.11 Si 熱電マイクロクーラーの模式図。¹⁴⁾ 赤矢印は電流の流れを示す

ジュールの発熱量が増加することでモジュール自身の温度が上昇する。これにより、モジュールの消費電力が増加しているにもかかわらず被冷却物の温度は下がらない状況が発生する。さらに、吸熱量よりも被冷却物の発熱量が多くなると $\Delta T > 0$ となる。この条件では、図 1.10 で示すように熱コンダクタンス K (熱伝導率 κ) の低さが逆に発熱部の温度を押し上げる結果を招く。

このため現在では、光通信用素子など発熱量が 10 W 程度以下のデバイス冷却にはペルチェモジュールは数多く利用されているが、パワー半導体デバイスや CPU など発熱量が 100 W を超えるようなデバイスの冷却には、特定の条件・用途以外にはほとんど用いられていない。

1.2.3 新しいペルチェ冷却

先進型 TEC として、1) 薄膜型熱電クーラー TFTEC (Thin-Film Thermoelectric Cooler)¹⁰⁻¹²⁾、2) Si 熱電マイクロクーラー¹³⁻¹⁵⁾ が報告されている。

TFTEC は、 Bi_2Te_3 系¹⁰⁾、 PbSeTe 系¹¹⁾、 SiGe/Si 系¹²⁾ の超格子構造をベースとしている。このクーラーはデバイス全体ではなく、デバイス中の微小域ホットスポットを選択的に強力に冷却する能力を有する。しかしながら、クーラーを構成する Bi のような元素は通常のシリコンデバイスには用いられない異種元素である。これらクーラーを直接チップ内に組み込むと、異種元素の拡散によりデバイス性能を低下させる恐れがある。拡散を防ぐためにはバリア層が必要となり、電気抵抗、熱抵抗の増加や、製造プロセスの複雑化を招く。

Si 熱電マイクロクーラーは、Si 基板 (チップ) にマイクロサイズのバルク Si を張り合わせた構造をしている (図 1.11)。 $20\ \mu\text{m} \times 20\ \mu\text{m}$ のクーラーでは、 $6000\ \text{W}/\text{cm}^2$ もの熱流を引き出すことができると報告されている。¹⁴⁾ しかしながら、このクーラーを作動させるためには、クーラー専用の電源/回路を用いて電流を流す必要がある。

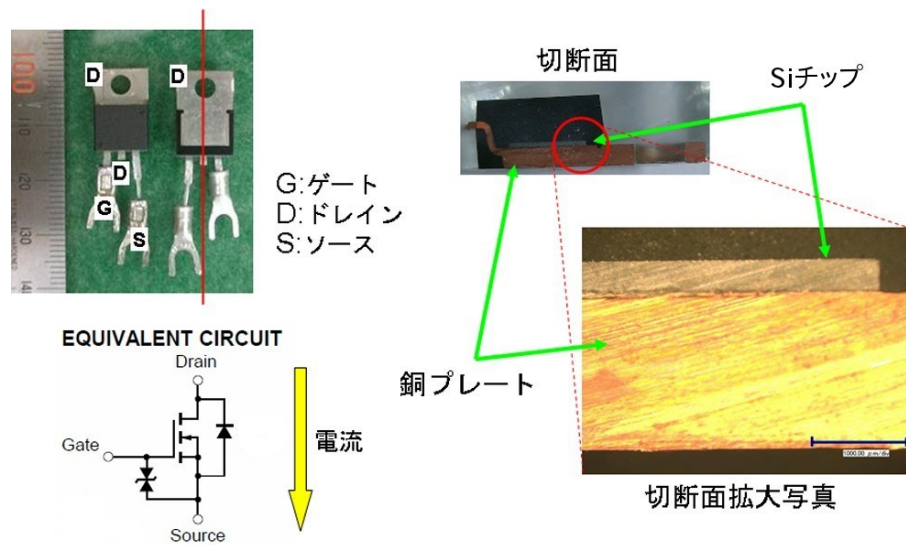


図 1.12 n 型パワー MOSFET (2SK3432) の構造

以上のように、研究レベルとしては非常に優れた冷却性能を有する先進型 TEC が開発、提案されているが、実デバイスへの組み込みは行われていない。これは、プロセスの問題、クーラー専用の電源が必要などの要因があるのではないかと考えている。

1.3 自己冷却デバイス

2007 年、山口らは熱伝導とペルチェ効果の両方を利用して半導体チップで発生した熱をデバイス外部へ運ぶ新しい冷却手法、自己冷却デバイスを提案した。²³⁻²⁵⁾ 本節では、この自己冷却デバイスの原理について述べる。

1.3.1 原理

図 1.12 に縦型 n-channel MOSFET (n 型パワー MOSFET) 2SK3432 の外観図および断面図を示す。切断面拡大写真の灰色部が Si 半導体 (チップ)、黄金色部が銅プレートである。Si チップの大きさは、断面積がおおよそ $4\text{ mm} \times 4\text{ mm}$ 、厚みが $250\text{ }\mu\text{m}$ 程度である。Si チップ下部がドレインであり、ドレイン電極として銅プレートが接合してある。このデバイスの絶対定格は、ケース温度 $T_C=25^\circ\text{C}$ においてドレイン電流が 83 A 、総許容損失 100 W 、チャネル温度は 150°C である。またチャネル-ケース間の熱抵抗 $R_{th(ch-C)}$ は 1.25°C/W である。²⁶⁾

次に、n 型パワー MOSFET をベースにした自己冷却デバイスの模式構造を図 1.13 に示す。自己冷却デバイスでは、ドレインに n 型半導体を接続し、この部分が冷却機能を有

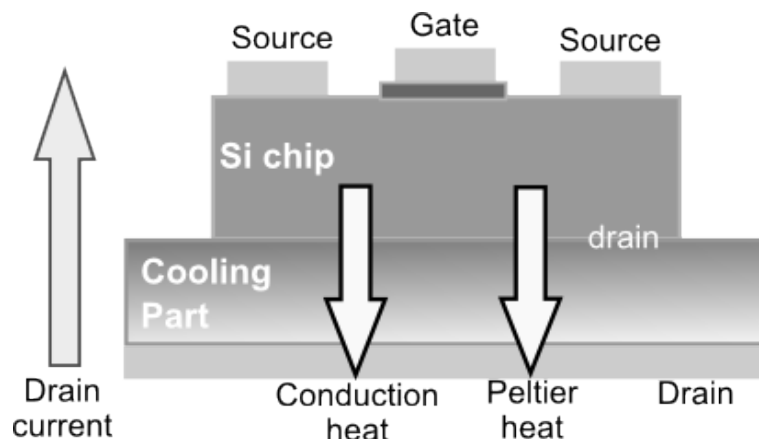


図 1.13 n 型パワー MOSFET をベースにした自己冷却デバイスの概略図

する冷却部となる。冷却部の下にドレイン電極として銅プレートが接続される。この構造により、MOSFET が ON 状態で電流 (ドレイン電流) が下部のドレイン電極から冷却部、Si チップを通してソース電極へと流れる。

図 1.13 には冷却部を流れる伝導熱とペルチェ熱の方向が矢印で示してある。チップに電流が流れジュール熱が生じチップ温度が上昇すると、伝導熱はチップから冷却部を通してドレイン電極へと流れる。このため、冷却部の熱伝導率 κ は高いほうがよい。また、冷却部は n 型半導体で、かつドレイン電流は冷却部を下から上へと流れるため、ペルチェ熱はチップからドレイン電極へと流れる。ペルチェ熱はゼーベック係数 α に比例するため、 α は大きいほうがよい。さらに、冷却部でのジュール熱を抑えるため、抵抗率 ρ は低いほうがよい。まとめると、冷却部に求められる特性は大きな α と低い ρ 、高い κ である。

この要求は、従来の熱電材料に求められる要求と κ の点が異なる。熱電材料の評価指標である性能指数 Z は、

$$Z = \frac{\alpha^2}{\rho\kappa} \quad (1.9)$$

で定義される。 κ が分母に入っており、 κ が高いと Z は小さくなる。このため Z は自己冷却デバイス用材料の指標としては不適である。これに対し、パワーファクター P は

$$P = \frac{\alpha^2}{\rho} \quad (1.10)$$

で定義され、 Z とは κ が無い点で異なる。 α が大きく ρ が低いと P は大きくなる。このため、自己冷却デバイス用材料の評価指標として適当かもしれない。

次に、従来のペルチェモジュールと自己冷却デバイスの動作の違いについて述べる。図 1.14 左に示すように、ペルチェモジュール冷却システムはモジュールとペルチェモジュール専用電源で構成され、電源から電流をモジュールに流し冷却動作を行う。そして

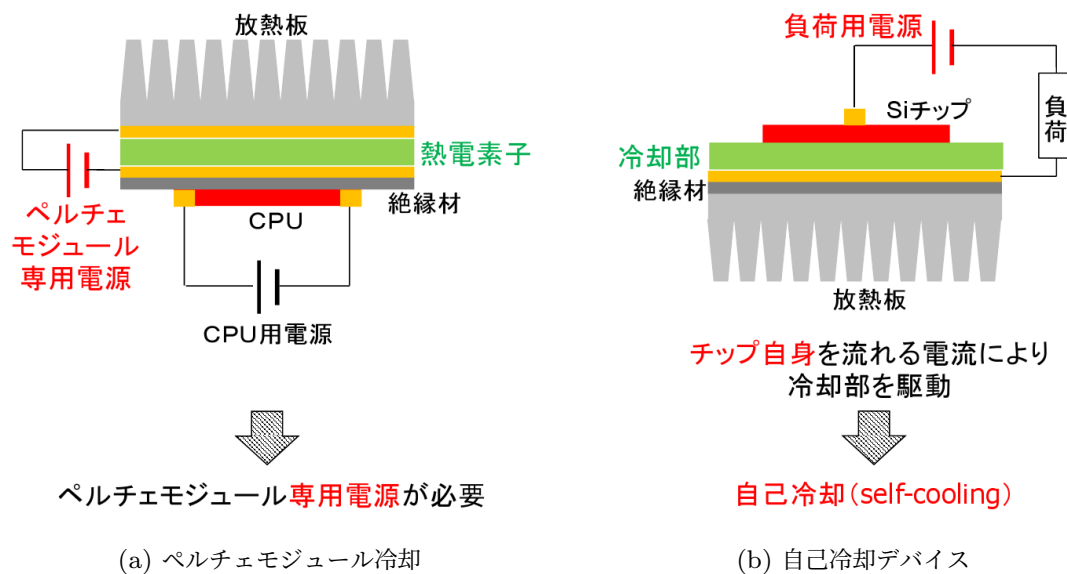


図 1.14 ペルチェモジュールと自己冷却デバイスの動作の違い

モジュールと半導体デバイス (CPU) は電氣的に絶縁されている。

一方、自己冷却デバイスでは、Si チップとデバイス電極間に直列に冷却部が接続されており、Si チップ自身を流れる電流 (MOSFET ではドレイン電流) によって冷却機能が駆動される。つまり冷却部専用の電源が不要である (図 1.14 右)。またこの構造により、電流が多く流れチップでの発熱量が増加するときには、ペルチェ熱も増加し冷却効果が上がる。反対に電流が少ないときにはペルチェ熱も小さくなる。このように発熱量の増減に対応し、自動的に冷却効果を増減する。これがペルチェモジュールとの違いであり、自己冷却という名称の由来である。

1.4 熱電材料

一般に、固体金属および半導体は導電性物質であれば熱電効果を示すが、ゼーベック係数が大きい、抵抗率が低い、熱伝導率が低いという熱電変換能力が高い材料を、特に熱電変換材料 (熱電材料) と呼んでいる。本節では、現在実用化されている、もしくは開発が進んでいる従来の熱電材料の概略を述べる。その後、熱伝導率が高いもののゼーベック係数が大きく、そして半導体デバイスの主要材料であるシリコン Si、炭化ケイ素 SiC、およびヒ化ガリウム GaAs の熱電材料としての開発、特性について概要を述べる。

1.4.1 従来の熱電材料²²⁾

熱電材料の性能を評価する指標のひとつが性能指数 Z である (式 (1.9) の再掲)。

$$Z = \frac{\alpha^2}{\rho \cdot \kappa} \quad (1.11)$$

式から明らかなように、 Z は α が大きく、 ρ が低く、 κ が低いと大きくなる。

熱電材料の評価指標の別の形のものが出力因子 (パワーファクター) P である (式 (1.10) の再掲)。

$$P = \frac{\alpha^2}{\rho} \quad (1.12)$$

P は単位温度差当たりの発電電力に対応している。 Z とは κ が含まれない点が異なる。

図 1.15 に現在開発されている主要材料の Z を、²²⁾ 表 1.2 にビスマス・テルル (BiTe) および シリコンゲルマニウム (SiGe) の動作温度域 T_{op} での熱電輸送係数を示す。²⁷⁻²⁹⁾ 大別すると、室温付近で Z の大きい低温用材料 (BiTe 系合金)、400~800 K で大きい中温用材料 (PbTe 系合金、TAGS (Telluride of Antimony, Germanium and Silver) など)、800 K 以上で大きい高温用材料 ($\text{Si}_{0.8}\text{Ge}_{0.2}$ 、 Na_xCO_2 など) に分類される。

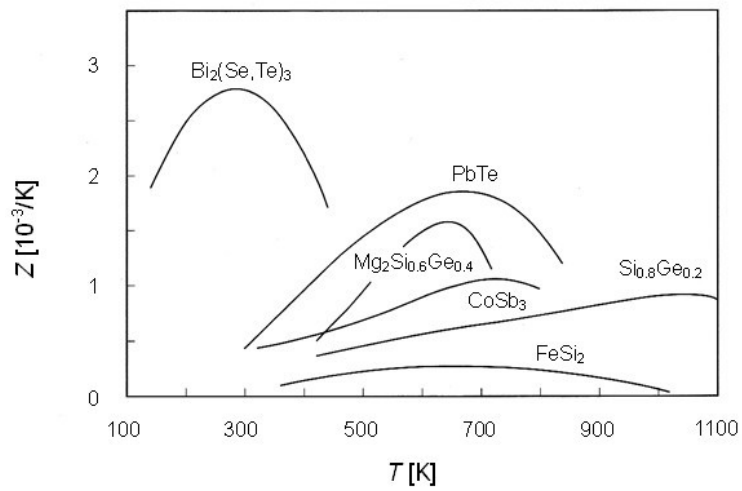
熱電材料として開発が進められている BiTe 系合金は Bi_2Te_3 化合物とその固溶体である。 Z は $2 \times 10^{-3} / \text{K}$ を超え、他の材料と比べ非常に大きい。BiTe 系合金は低温用材料として商品化されているほぼ唯一の材料で、ペルチェモジュールなどに幅広く利用されている。しかし、毒性が強く人体への影響が懸念されることや、Te の供給量が白金 (Pt) 並に少なく価格が高いことなどから、他の材料開発が望まれているのも事実である。

SiGe 化合物は全組成において固溶体を形成する。 $\text{Si}_x\text{Ge}_{1-x}$ 焼結体の無次元性能指数 ZT は $x=0.8 \sim 0.85$ で最大となり、このうち $\text{Si}_{0.8}\text{Ge}_{0.2}$ が熱電材料として広く用いられている。焼結体は 1300 K 以下で連続使用しても性能劣化がほとんど認められず、宇宙用

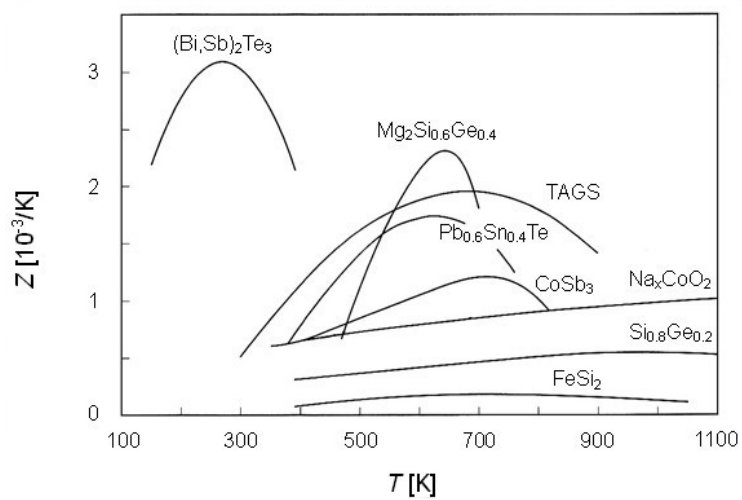
表 1.2 BiTe と SiGe の、それぞれの動作温度における熱電輸送係数²⁷⁻²⁹⁾

材料	T_{op} [K]	ρ [$\mu\Omega \cdot \text{m}$]	$ \alpha $ [$\mu\text{V}/\text{K}$]	κ [W/Km]	Z [$10^{-3}/\text{K}$]	P [$10^{-3}\text{W}/\text{K}^2\text{m}$]
p-Bi ₂ Te ₃	R.T.	5.5	162	2.1	2.3	4.8
n-Bi ₂ Te ₃	R.T.	10.0	240	2.0	2.9	5.8
p-SiGe	1200	31.9	240	4.4	0.41	1.8
n-SiGe	1200	17.8	242	4.2	0.78	3.3

R.T. は室温を表す



(a) n 型



(b) p 型

図 1.15 熱電材料性能指数 Z の温度依存性²²⁾

電源として 1976 年以来実用化されている。

1.4.2 シリコン

シリコン Si は現在の半導体デバイスの最主要材料である。このため抵抗率や移動度に関しては詳細に調べられている。³⁰⁻⁵³⁾ 添加物濃度に対する抵抗率を図 1.16 に示す。⁴²⁾

ゼーベック係数に関しては、1955 年に Geballe らによって詳しく調べられており、単結晶 Si はバルク材として非常に大きな値をもつことが知られている。⁵⁴⁾ しかしながら最

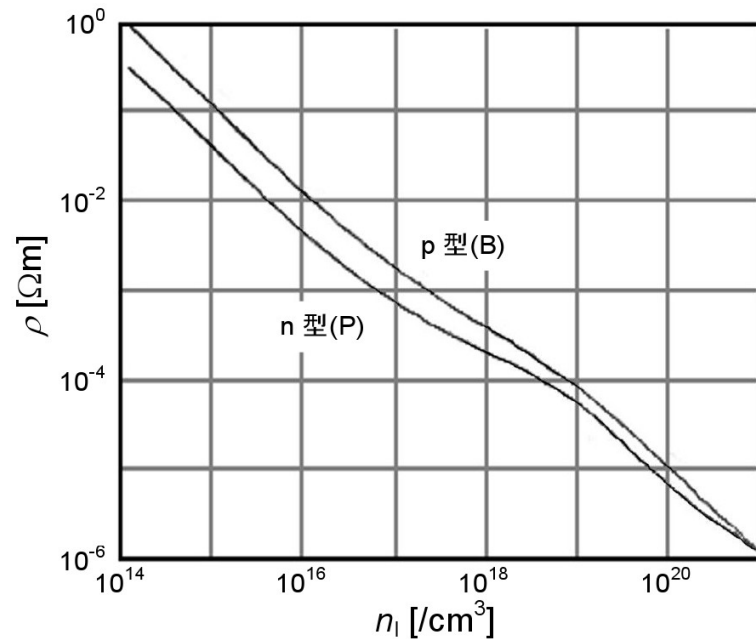


図 1.16 300 K における Si の添加物濃度に対する抵抗率の変化。⁴²⁾ () 内は添加元素を示す

近になるまで、熱電材料としてはほとんど開発が進んでいなかった。⁵⁵⁻⁵⁷⁾ この理由が、単結晶で $\sim 150 \text{ W/Km}$ ^{39, 58-60)} という熱電材料としては非常に高い熱伝導率を有しているからだと思像することは難くない。

しかし、最近のナノ技術のめざましい進歩によりナノ構造をもった熱電材料の開発が進められ、Si についてもナノワイヤー構造材料の熱電輸送係数の評価が行われるようになってきた。⁶¹⁻⁶⁵⁾

1.4.3 炭化ケイ素 ⁶⁶⁻⁶⁸⁾

炭化ケイ素 SiC には多くの多形 (ポリタイプ) が存在する。結晶構造は、立方晶系の閃亜鉛鉱型構造をもつ β 型と、ウルツ鉱型の α 型である。Ramdsdell 記法に従えば、 β 型は 3C、 α 型は、2H、4H、6H、15R などと表される。

SiC は古くから機械的強度、高融点、耐酸化性、毒性がないという性質のために高温構造材料として使用されている。また単結晶で熱伝導率が 500 W/Km という報告⁶⁹⁾ があり、焼結体でも構造材用で通常 $50 \sim 120 \text{ W/Km}$ で、熱膨張係数が約 $4 \times 10^{-6} / \text{K}$ と Si 単結晶に近い材料として知られているため、絶縁基板材料として期待されていた。しかし、SiC は難焼結性のため、純粋な SiC 粉末成形体を加熱してもほとんど焼結しないとされてきた。このため高圧下で焼結助剤を入れて焼結するホットプレス法が開発された。⁷⁰⁻⁷²⁾

焼結助剤に含まれる金属元素は SiC の電氣的、熱的特性に大きな影響を及ぼす。このため焼結助剤の種類、量を変化させ、抵抗率、熱伝導率への影響が調べられてきた。⁷³⁻⁷⁵⁾

一方、住友大阪セメント株式会社は、高純度の SiH₄ と C₂H₄ ガスを原料として熱プラズマ CVD 法により粒径 0.1 μm 以下の SiC 超微粒子を合成し、それを原料とすることで焼結助剤を使わずにホットプレス焼結によって理論密度 98 % 以上の α 型および β 型 SiC 焼結体を作製することに成功している。^{76,77)} 焼結助剤を用いないため、生成 SiC の純度は 99.9 % (3N) 以上である。

SiC は高温での安定性ととも、大きいゼーベック係数を有することが古くから知られており、高温領域での熱電材料として期待されてきた。しかし熱伝導率が高く性能指数 Z は小さかったため、これまで数多くの研究者が焼結条件や添加物を制御し焼結体を多孔質 (porous) 構造とすることで熱伝導率の低い SiC を実現しようとしてきた。添加不純物として、p 型では B₄C、Al、Ni、Ag、Cu、Ge などが検討されている。⁷⁸⁻⁸⁷⁾ n 型では窒素 N である。しかしながら、これら材料の Z は既存の材料と比較して低い値にとどまっている。

上述の試料はすべて熱伝導率の減少を目指したものであるが、北川らは、熱電発電への適用を視野に、Si₃N₄ を添加して放電プラズマ焼結により焼結密度が 80% 以上の試料を作製した。⁸⁸⁾ 試料は n 型を示し、700 °C で最大 1.5×10^{-4} W/K²m のパワーファクターを有する。

単結晶の作製^{89,90)} については、20 世紀中ごろに Lely が、SiC 原料を昇華・再結晶化させる "Lely(レーリー) 法" で良質の SiC 単結晶を成長させることに成功した。その後、Tairov らが温度勾配・雰囲気ガスを利用して昇華ガスの輸送を制御し、かつ種結晶を用いる "改良レーリー法" を確立した。⁹¹⁾ そしてこれ以降の単結晶製造技術の革新的進歩により、SiC は、通信デバイス用の窒化ガリウム GaN と並び、次世代パワー半導体材料の筆頭候補となった。当初デバイス研究には主に 6H-SiC が用いられてきたが、4H-SiC のほうがキャリアの移動度が高いことや移動度の異方性が小さいことから、4H-SiC が主に使用されるようになった。

単結晶は、熱伝導率、抵抗率、キャリア移動度などが詳しく調べられている。^{59,92-106)} 一方、ゼーベック係数に関する報告はわずかである。¹⁰⁷⁻¹⁰⁹⁾

1.4.4 ヒ化ガリウム

ヒ化ガリウム GaAs は III-V 族半導体であり、常温で閃亜鉛鉱型の結晶構造である。電子移動度は 8000 cm²/Vs で Si の 6 倍、飽和電子速度は 2×10^6 cm/s で Si の 2 倍と大きく、⁹⁰⁾ またアンドープ基板の抵抗率が非常に高い。これらの性質を利用し、ヘテロ構造を使用した高電子移動度トランジスタ (HEMT) やヘテロ接合バイポーラトランジスタ

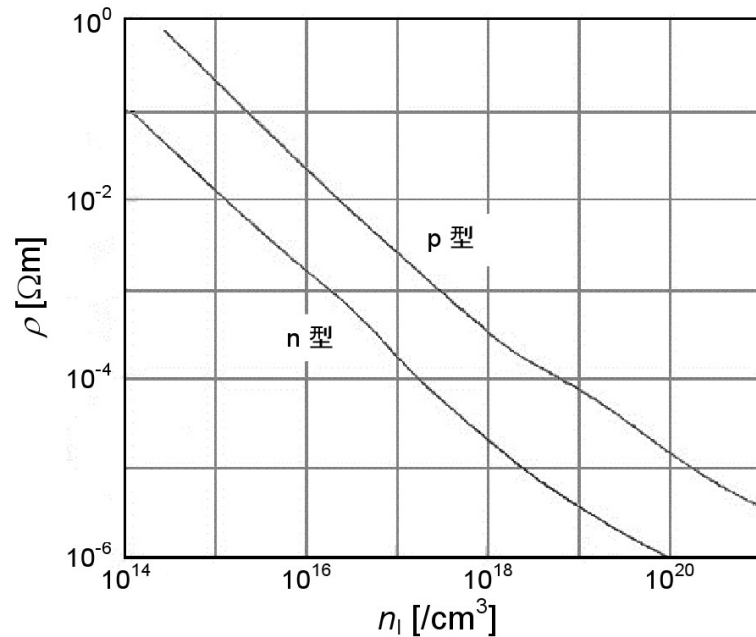


図 1.17 300 K における GaAs の不純物濃度に対する抵抗率の変化⁴²⁾

(HBT) などの高速通信デバイスとして利用されている。また赤色・赤外光の発光ダイオードや、半導体レーザにも広く使用されている。

抵抗率 (輸送係数) については、多くの研究者によって報告がなされている。^{40, 110–115)} 図 1.17 に 300 K における GaAs の不純物濃度に対する抵抗率を示す。⁴²⁾

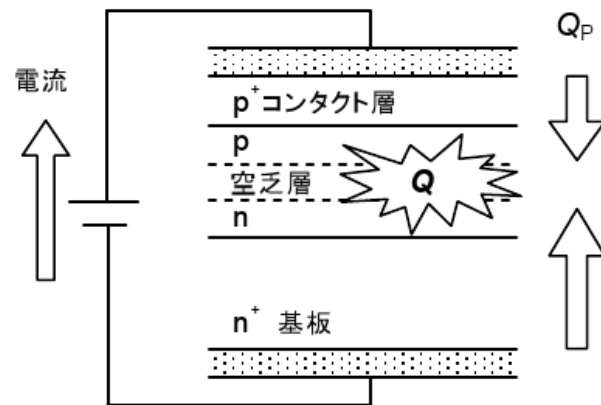
熱伝導率についても過去から研究され、熱伝導率の改善に関する研究も進められている。^{116–122)}

一方、ゼーベック係数に関しては、2 次元電子ガスが存在する GaAs – Ga_{1-x}Al_xAs ヘテロ接合構造における 100 K 以下で強磁場条件下での報告はある。^{118, 123–128)} しかし無磁場、室温付近での報告は数報しか確認できなかった。^{119, 129)}

1.5 ペルチェ熱とデバイス温度分布の数値解析

図 1.18 に、pn 接合を有するダイオードに電流を流したときのペルチェ熱の移動を示す。pn 接合部近傍の空乏層で最も多く発熱する。同時に、p 型材料、n 型材料ともに pn 接合部へペルチェ熱 Q_P が流れ込む。このペルチェ熱の移動はダイオードだけではなく、MOSFET や IGBT といったパワー半導体デバイスでも生じる。

有限要素法 (FEM) による数値シミュレーションソフトである ANSYS[®] Multiphysics には熱電効果がすでに含まれており、ペルチェモジュールのように熱電材料中のキャリア濃度が大きく変化しないデバイスの計算に用いられている。しかし、図 1.18 に示す pn 接

図 1.18 pn 接合部へ移動するペルチェ熱 Q_P

合をひとつ有する単純なダイオードであっても、電流-電圧曲線や温度プロファイルを求めることは困難である。その理由の一つとして、pn 接合近傍のように極めて短い距離でキャリア濃度が変化、また反転層形成により伝導型が変化する場合などでは、モデリングが非常に複雑になることが挙げられる。

デバイスシミュレータは、電磁界基本方程式である Maxwell 方程式から導出される Poisson 方程式、電子電流連続方程式、正孔電流連続方程式などといった半導体基本方程式を解き、¹³⁰⁻¹³³⁾ デバイス設計に必要な多くの項目が解析できるだけでなく、実験では測定できないようなデバイス内部の温度分布や電界強度などの物理量を直接確かめることもできる強力なツールである。^{134, 135)}

現在市販されているシミュレータの一部を以下に挙げる。

- Taurus-MediciTM/SentaurusTM Device (Synopsys, Inc.)
- ATLASTM (SILVACO, Inc.)
- DeviceMeister[®]-WV (みずほ情報総研)

しかし、これらのシミュレータには熱電効果は含まれていないと思われる。^{*4}

1.6 本論文の目的と構成

本論文の目的は、自己冷却デバイスという、半導体デバイスの新しく効率的な放熱 (冷却) 手法の検討である。検討は次に示す内容に対し、段階的に展開していく。

1. 自己冷却デバイスに適した熱電材料の選定
2. 半導体デバイス温度プロファイルへ及ぼすペルチェ効果の数値解析による評価

^{*4} みずほ情報総研のデバイスシミュレータには含まれていないことを確認した (2009 年)。

3. 自己冷却デバイスの提案²³⁻²⁵⁾ を受けての数値解析による熱抵抗 (放熱性) 評価

1) はデバイス冷却に適した材料の選定である。熱電材料分野では Z を大きくするためには熱伝導率が低くなくてはならず、多くの研究者は低い熱伝導率となるように材料開発を長年進めてきた。

しかし、熱伝導率と抵抗率、ゼーベック係数という 3 つの輸送係数は互いに密接に関連しあっており、 Z を大きくするために一つの輸送係数を変化させると、他の輸送係数は多くの場合 Z を小さくする方向へ変化してしまう。つまり熱伝導率を低くしようとすると抵抗率が高くなり、抵抗率を低くしようとすると通常熱伝導率は高くなりゼーベック係数は小さくなる。このように材料開発は非常に困難であり、特に室温付近で高い性能を示す BiTe 系材料は 1950 年代には発見されていたが、現代においても室温付近で BiTe 系材料を超える性能を有する材料の開発は成功していない。

一方、1.3 節で述べたように、自己冷却デバイスには熱伝導率の高い熱電材料が望ましい。しかし、熱電材料開発の中で熱伝導率の高い材料の特性はほとんど調べられてきていない。このため、まず材料の検討から始める必要がある。

2) の出発点は、半導体デバイス設計分野ではデバイス内部の温度プロファイルに与えるペルチェ効果の影響が無視されている現状である。デバイス内部の温度プロファイルを見積もる場合、通常は通電によるジュール熱と熱伝導のみで数値解析が行われている。事実、1.5 節で述べたように、温度プロファイルを数値的に解く市販のデバイスシミュレータの中でペルチェ効果 (およびトムソン効果) の計算項を含んでいることを確認できたものがない。

しかし、半導体デバイスを冷却するためにペルチェ効果を利用するペルチェモジュールが実用化されている。また Si、SiC、GaAs といった半導体デバイスの主要材料を用いたデバイスでもペルチェ効果は起こる。そして 2006 年に、ペルチェ熱とトムソン熱がジュール熱と同程度の大きさになりえるという理論計算が発表された。¹³⁶⁾ さらに、Si そのもののペルチェ効果を利用して高温領域の温度を低下させる熱構造計算も行われている。^{14, 15)} そこでペルチェ効果の影響について数値解析による評価を行う。

そして、3) 自己冷却デバイスが従来のデバイスと比べ熱抵抗を低減できるかを検討する。

以上の内容を展開するために、本論文は次の構成になっている。

まず第 1 章では、現在の半導体デバイスを取り巻く環境として、半導体デバイスの発展とそれとともに発生した熱問題について触れ、現代社会が半導体デバイスに求める要求について述べた。また、現在一般的に行われている熱対策をみた。そして、本論文のキーワードとなるペルチェ効果を中心に、熱電変換について基礎と応用例、熱電材料の開発状況について述べた。そして、自己冷却デバイスの原理について説明した。

第 2 章では、自己冷却デバイスに適した大きいゼーベック係数を有する材料選定を念頭に、現在の主要半導体デバイス材料である Si、SiC と GaAs の熱電輸送係数の結果を示す。

第 3 章では、デバイス内部の温度プロファイルを数値解析した結果を示し、どのような条件のときにペルチェ効果がデバイス内部の温度プロファイルに強く影響を及ぼすかを検討する。そして第 2 章で得られた熱電輸送係数を用い、実デバイスにおいてペルチェ効果の影響を定量的に示す。

第 4 章では、自己冷却デバイスの熱抵抗 (放熱性能) を数値解析により評価する。

最後に、第 5 章で自己冷却デバイス実現のために今後クリアすべき課題と展望を述べ、第 6 章にて本論文を総括する。

参考文献

- [1] 日経エレクトロニクス, 8 月 13 日号, (2007).
- [2] A. Majumdar, K. Fushinobu, and K. Hijikata, *J. Appl. Phys.*, **77** (12), 6686-6694, (1995).
- [3] J. Lai and A. Majumdar, *J. Appl. Phys.*, **79** (9), 7353-7361, (1996).
- [4] P. G. Sverdrup, S. Sinha, M. Asheghi, S. Uma, and K. E. Goodson, *Appl. Phys. Lett.*, **78** (21), 3331-3333, (2001).
- [5] S. Sinha, P. K. Schelling, S. R. Phillpot, and K. E. Goodson, *J. Appl. Phys.*, **97** (2), 023702 (1-9), (2005).
- [6] 山崎浩 著, ”よくわかるパワー MOSFET/IGBT 入門”, 日刊工業新聞社, 東京, pp.1-9, (2002).
- [7] TOSHIBA, ”GT40G121 データシート,” (2004).
- [8] TOSHIBA, ”GT40J322 データシート,” (2009).
- [9] TOSHIBA, ”GT60J323 データシート,” (2006).
- [10] R. Venkatasubramanian, E. Siivola, T. Colpitts, and B. O’Quinn, *Nature*, **413**, 597-602, (2001).
- [11] T. C. Harman, P. J. Taylor, M. P. Walsh, and B. E. LaForge, *Science*, **297**, 2229-2232 (2002).
- [12] X. Fan, G. Zeng, C. LaBounty, J. E. Bowers, E. Croke, C. C. Ahn, S. Huxtable, A. Majumdar, and A. Shakouri, *Appl. Phys. Lett.*, **78** (11), 1580-1582, (2001).
- [13] Y. Zhang, A. Shakouri, and G. Zeng, *Appl. Phys. Lett.*, **85** (14), 2977-2979, (2004).
- [14] P. Wang, A. Bar-Cohen, B. Yang, G. L. Solbrekken and A. Shakouri, *J. Appl.*

- Phys.*, **100** (1), 014501 (1-13), (2006).
- [15] P. Wang and A. Bar-Cohen, *J. Appl. Phys.*, **102** (3), 034503 (1-11), (2007).
- [16] 上村欣一, 西田勲夫著, "熱電半導体とその応用", 日刊工業新聞社, 東京, pp.1-38, (1988).
- [17] T. J. Seebeck, *Abhandlungen der Deutschen Akademie der Wissenschaften zu Berlin*, p.265 (1822).
- [18] T. J. Seebeck, *Repts. Prussian Acad. Sci.*, (1823).
- [19] J. C. A. Peltier, *Ann. Chem. Phys.*, **56**, 371, (1834).
- [20] W. Thomson, *Proc. Roy. Soc.*, Edinburgh, 91, (1851).
- [21] 木村靖忠, "熱電変換 -基礎と応用-", 坂田亮 編, 裳華房, 東京, p.233, (2005).
- [22] 篠原嘉一, "熱電変換 -基礎と応用-", 坂田亮 編, 裳華房, 東京, pp.84-136, (2005).
- [23] 山口作太郎, *ULVAC*, **52**, 14-17, (2007).
- [24] S. Yamaguchi, Y. Okamoto, A. Yamamoto and M. Hamabe, "A Proposal of Peltier self-cooling Semiconductor device," 26th Int. Conf. Thermoelectrics, O-G-1, Jeju, South Korea, (2007).
- [25] S. Yamaguchi and Y. Okamoto, US Patent 20080212625-A1, (2008).
- [26] NEC Corporation, "PRELIMINARY DATA SHEET, MOS FIELD EFFECT TRANSISTOR 2SK3432," D14601EJ1V0DS00, (2000).
- [27] J. P. Fleurial, L. Gailliard, R. Triboulet, H. Scherrer, and S. Scherrer, *J. Phys. Chem. Solids*, **49** (10), 1237-1247, (1988).
- [28] H. Scherrer and S. Scherrer, *CRC Handbook of Thermoelectrics*, ed. D. M. Rowe (CRC, Boca Raton, FL. 1995) pp.213-219.
- [29] C. B. Vining, *CRC Handbook of Thermoelectrics*, ed. D. M. Rowe (CRC, Boca Raton, FL. 1995) p.329.
- [30] F. J. Morin and J. P. Maita, *Phys. Rev.*, **96** (1), 28-35, (1954).
- [31] F. H. Horn, *Phys. Rev.*, **97** (6), 1521-1525, (1955).
- [32] R. O. Carlson *Phys. Rev.*, **100** (4), 1075-1078, (1955).
- [33] G. W. Ludwig and R. L. Watters, *Phys. Rev.*, **101** (6), 1699-1701, (1956).
- [34] D. C. Cronemeyer, *Phys. Rev.*, **105** (2), 522-523, (1957).
- [35] G. Backenstoss, *Phys. Rev.*, **108** (6), 1416-1420, (1957).
- [36] R. K. Willardson, *J. Appl. Phys.*, **30** (8), 1158-1165, (1959).
- [37] R. A. Logan, J. F. Gilbert, and F. A. Trumbore, *J. Appl. Phys.*, **32**, 131-132, (1961).
- [38] P. W. Chapman, O. N. Tufte, J. D. Zook, and D. Long, *J. Appl. Phys.*, **34** (11), 3291-3295, (1963).

- [39] W. Fulkerson, J. P. Moore, R. K. Williams, R. S. Graves, and D. L. McElroy, *Phys. Rev.*, **167** (3), 765-782, (1968).
- [40] S. M. Sze and J. C. Irvin, *Solid-State Electron.*, **11** (6), 599-602, (1968).
- [41] F. Mousty, P. Ostojia, and L. Passari, *J. Appl. Phys.*, **45** (10), 4576-4580, (1974).
- [42] S. M. Sze, "Physics of Semiconductor Devices, 2nd Edition," JOHN WILEY & SONS, New York, pp.32-33, (1981).
- [43] W. F. Beadle, R. D. Plummer and J. C. C. Tsai, "Quick Reference Manual for Semiconductor Engineers," Bell Laboratories, (1982).
- [44] L. Reggiani, R. Brunetti, and E. Normantas, *J. Appl. Phys.*, **59** (4), 1212-1215, (1986).
- [45] C. H. Wang, H. Misiakos, and A. Neugroschel, *Appl. Phys. Lett.*, **57** (2), 159-161, (1990).
- [46] K. Misiakos and D. Tsamakis, *Appl. Phys. Lett.*, **64** (15), 2007-2009, (1994).
- [47] M. J. Deen, A. A. Naem, and L. Y. Choo, *J. Appl. Phys.*, **76** (9), 5253-5291, (1994).
- [48] E. Abramof, A. F. Silva, B. E. Sernelius, J. P. Souza, and H. Boudinov, *Phys. Rev. B*, **55** (15), 9584-9589, (1997).
- [49] B. Fischer and K. R. Hofmann, *Appl. Phys. Lett.*, **76** (5), 583-585, (2000).
- [50] J. Batista, A. Mandelis, and D. Shaughnessy, *Appl. Phys. Lett.*, **82** (23), 4077-4079, (2003).
- [51] T. Dylla, F. Finger, and E. A. Schiff, *Appl. Phys. Lett.*, **87** (13), 032103 (1-3), (2005).
- [52] T. Hoshikawa, X. Huang, K. Hoshikawa, and S. Uda, *Jpn. J. Appl. Phys.*, **47** (12), 8691-8695, (2008).
- [53] T. Hoshikawa, T. Taishi, K. Hoshikawa, I. Yonenaga, and S. Uda, *Jpn. J. Appl. Phys.*, **48** (3), 031102 (1-4), (2009).
- [54] T. H. Geballe and G. W. Hull, *Phys. Rev.*, **98** (4), 940-947, (1955).
- [55] L. Weber and E. Gmelin, *Appl. Phys. A*, **53** (2), 136-140, (1991).
- [56] O. Yamashita and N. Sadatomi, *Jpn. J. Appl. Phys.*, **38** (11) 6394-6400, (1999).
- [57] F. Salleh, K. Asai, A. Ishida, and H. Ikeda, *Appl. Phys. Ex.*, **2**, 071203 (1-3), (2009).
- [58] H. R. Shanks, P. D. Maycock, P. H. Sidles, and G. C. Danielson, *Phys. Rev.*, **130** (5), 1743-1748, (1963).
- [59] G. A. Slack, *J. Appl. Phys.*, **35** (12), 3460-3466, (1964).
- [60] L. Weber, E. Gmelin, and H. J. Queisser, *Phys. Rev. B*, **40** (2), 1244-1249, (1989).

- [61] A. I. Hochbaum, R. Chen, R. D. Delgado, W. Liang, E. C. Garnett, M. Najarian, A. Majumdar and P. Yang, *Nature*, **451**, 163-167, (2008).
- [62] A. I. Boukai, Y. Bunimovich, J. T.-Kheli, J.-K. Yu, W. A. Goddard III and J. R. Heath, *Nature*, **451**, 168-171, (2008).
- [63] X. Chen, Y. Wang, Y. Ma, T. Cui, and G. Zou, *J. Phys. Chem. C*, **113**(31), 14001-14005, (2009).
- [64] L. Shi, D. Yao, G. Zhang, and B. Li, *Appl. Phys. Lett.*, **95**(6), 063102(1-3), (2009).
- [65] A. J. Lohn, E. Coleman, G. S. Tompa, and N. P. Kobayashi, *Phys. Status Solidi A*, **209**(1), 171-175, (2012).
- [66] 田中広吉, "高純度炭化ケイ素の研究に関する資料", 無機材質研究所, 4, (1967).
- [67] 宇田川重和, 柳田博明, 須藤儀一, "ファインケミカルズとしての無機ケイ素化合物", 講談社サイエンティフィック, (1982).
- [68] 山田興一, 毛利正英, "炭化珪素セラミックス", 宗宮重行, 猪股吉三 編, 内田老鶴圃, 東京, p.21, (1988).
- [69] J. A. Slack, *J. Phys. Chem. Solids*, **34**(2), 321-335, (1973).
- [70] R. A. Alliegro, L. B. Coffin, and Tinklepaugh, Jr., *J. Am. Ceram. Soc.*, **39**(11), 386-389, (1956).
- [71] J. S. Nadeau, *Am. Ceram. Soc. Bull.*, **52**(2), 170-174, (1973).
- [72] S. Prochazka, G. E. Report, SRD-72-035, (1972).
- [73] 岡野一雄, 窯業協会誌, **94**(1), 219-225, (1987).
- [74] 竹田幸男, 中村浩介, 前田邦裕, 松下安男, 窯業協会誌, **95**(9), 860-863, (1987).
- [75] 岡野一雄, 日本セラミックス協会学術論文誌, **99**(4), 276-281, (1991).
- [76] Sumitomo Osaka Cement, ADVANCED MATERIAL Technical Report (2003.01).
- [77] Sumitomo Osaka Cement, ADVANCED MATERIAL Technical Report (2005.12).
- [78] Y. Okamoto, K. Tanaka, A. Aruga, M. Furuta, J. Morimoto, T. Miyakawa and S. Fujimoto, *Proc. 13th Int. Conf. Thermoelectrics*, Kansas City, MO, 62-65, (1994).
- [79] Y. Okamoto, A. Aruga, H. Tashiro, J. Morimoto, T. Miyakawa and S. Fujimoto, *Proc. 14th Int. Conf. Thermoelectrics*, 269-273, (1995).
- [80] K. Kato, Y. Okamoto, J. Morimoto and T. Miyakawa, *J. Advanced Sci.*, **8**(3&4), 175-179, (1996).
- [81] K. Kato, A. Aruga, Y. Okamoto, J. Morimoto and T. Miyakawa, *Functionally Graded Mater.*, 605-610, (1996).

- [82] Y. Okamoto, K. Kato, J. Morimoto and T. Miyakawa, *Proc. 16th Int. Conf. Thermoelectrics*, Dresden, Germany, 236-239, (1997).
- [83] K. Kato, S. Tanaka, Y. Okamoto and J. Morimoto, *Memoirs of the National Defense Academy*, **37** (1), 1-7, (1997).
- [84] K. Kato, K. Asai, Y. Okamoto, J. Morimoto and T. Miyakawa, *J. Mater. Res.*, **15** (5), 1752-1759, (1999).
- [85] H. Inai, Y. Okamoto and J. Morimoto, *Mater. Sci. Forum*, **308-311**, 659-664, (1999).
- [86] H. Inai, Y. Okamoto and J. Morimoto, *Proc. 17th Int. Conf. Thermoelectrics*, Nagoya, Japan, 578-581, (1998).
- [87] Y. Okamoto, H. Inai and J. Morimoto, *J. Jpn. Soc. Powder and Powder Metallurgy*, **45** (10), 905-908, (1998).
- [88] 北川裕之, 角直美, 野田泰稔, 日本金属学会誌, **66** (3), 194-197, (2002).
- [89] 荒井和雄, 吉田貞史 共編, "SiC 素子の基礎と応用", オーム社, 東京, pp.36-41, (2003).
- [90] 高橋清 監修, "ワイドギャップ半導体 光・電子デバイス", 長谷川文夫, 吉川明彦 編著, 森北出版, 東京, pp.16-31, (2006).
- [91] Y. M. Tsirov and V. F. Tsvetkov, *J. Crystal Growth*, **43** (2), 209-212, (1978).
- [92] D. L. Barrett and R. B. Campbell, *J. Appl. Phys.*, **38** (1), 53-55, (1967).
- [93] E. A. Burgemeister, W. von Muench and E. Pettenpaul, *J. Appl. Phys.*, **50** (9), 5790-5794, (1979).
- [94] K. Sasaki, E. Sakuma, S. Misawa, S. Yoshida, and S. Gonda, *Appl. Phys. Lett.*, **45** (1), 72-73, (1984).
- [95] L. Rimai, R. Ager, J. Hangan, E. M. Logothetis, N. A.-Ageel, and M. Aslam, *J. Appl. Phys.*, **73** (12), 8242-8249 (1993).
- [96] J. R. Jenny, St.G Muller, A. Powell, V. F. Tsvetokov, H. M. Hobgood, R. C. Glass, and C. H. Carter, Jr., *J. Electron. Mater.*, **31** (5), 366-369, (2002).
- [97] J. R. Jenny, D. P. Malta, St. G. Muller, A. R. Powell, V. F. Tsvetkov, H. McD, Hobgood, R. C. Glass, and C. H. Carter, Jr., *J. Electron. Mater.*, **32** (5), 432-436, (2003).
- [98] M. Rasp, Th.L. Straubinger, E. Schmitt, M. Mickermann, S. Reshanov, and H. Sadowski, *Mater. Sci. Forum*, **433-436**, 55-58, (2003).
- [99] S. Kagamihara, H. Matsuura, T. Hatakeyama, T. Watanabe, M. Kushibe, T. Shinohe, and K. Arai, *J. Appl. Phys.*, **96** (10), 5601-5606, (2004).
- [100] A. F. Silva, J. Pernot, S. S. Contreras, B. E. Sernelius, C. Persson, and J.

- Camassel, *Phys. Rev. B*, **74** (24), 245201 (1-5), (2006).
- [101] W. C. Mitchel, W. D. Mitchel, H. E. Smith, G. Landis, S. R. Smith, and E. R. Glaser, *J. Appl. Phys.*, **101** (5), 053716 (1-7), (2007).
- [102] T. Watanabe, R. Hattori, M. Imaizumi, and T. Oomori, *Jpn. J. Appl. Phys.*, **47** (4), 2841-2844, (2008).
- [103] A. Koizumi, J. Suda, and T. Kimoto, *J. Appl. Phys.*, **106** (1), 013716 (1-8), (2009).
- [104] D. T. Morelli, J. P. Heremans, C. P. Beetz, W. S. Yoo, H. Matsunami, *Appl. Phys. Lett.*, **63** (23), 3143-3145, (1993).
- [105] O. Nilsson, H. Mehling, R. Horn, F. Fricke, R. Hofmann, S. G. Müller, R. Eckstein, and D. Hofmann, *High Temperature-High Pressures*, **29** (2), 73-79, (1997).
- [106] M. Kazan, L. Ottaviani, E. Moussaed, R. Nader, and P. Masri, *J. Appl. Phys.*, **103** (5), 053707 (1-6), (2008).
- [107] O. A. Golikova, L. M. Ivanova, A. A. Pletyushkin, and V. P. Semenenko, *Sov. Phys. Semicond.*, **5** (3), 366-369, (1971).
- [108] S. A. Azimov, M. M. Mirzabaev, M. B. Reifman, and Sh. A. Khairullaev, *Sov. Phys. Semicond.*, **11** (1), 68-69, (1977).
- [109] N. A-Ageel, M. Ssiam, R. Ager, and L. Rimai, *Semicond. Sci. Technol.*, **15**, 32, (2000).
- [110] H. Ehrenreich, *Phys. Rev.*, **120** (6), 1951-1963, (1960).
- [111] T. Matsumura, T. Obokata and T. Fukuda, *J. Appl. Phys.*, **57** (4), 1182-1185, (1985).
- [112] T. Shimada, T. Obokata and T. Fukuda, *Jpn. J. Appl. Phys.*, **23** (7), 441-444, (1984).
- [113] T. Obokata, T. Matsumura, K. Terashima, F. Orito, T. Kikuta and T. Fukuda, *Jpn. J. Appl. Phys.*, **23** (8), 602-605, (1984).
- [114] T. Katsumata, H. Okada, T. Obokata and T. Fukuda, *J. Appl. Phys.*, **61** (4), 1469-1474, (1987).
- [115] H. G. Svavarsson, J. T. Gudmundsson and H. P. Gislason, *Phys. Rev. B*, **67** (20), 205213 (1-6), (2003).
- [116] M. G. Holland, *Phys. Rev.*, **134** (2A), A471-A480, (1964).
- [117] R. O. Carlson, G. A. Slack, and S. J. Silverman, *J. Appl. Phys.*, **36** (2), 505-507, (1965).
- [118] R. Fletcher, M. D'Iorio, A. S. Sachrajda, R. Stoner, C. T. Foxon and J. J. Harris, *Phys. Rev. B*, **37** (6), 3137-3140, (1988).

- [119] R. Fletcher, J. J. Harris, C. T. Foxon, M. Tsousidou and P. N. Butcher, *Phys. Rev. B*, **50** (20), 14991-14998, (1994).
- [120] A. W. Jackson, J. P. Ibbetson, A. C. Gossard and U. K. Mishra, *Appl. Phys. Lett.*, **74** (16), 2325-2327, (1999).
- [121] N. S. Sankeshwar, S. S. Kubakaddi and B. G. Mulimani, *Phys. Stat. Sol. (a)*, **173** (2), 337-347, (1999).
- [122] S. Barman and G. P. Srivastava, *Phys. Rev. B*, **73** (20), 205308 (1-6), (2006).
- [123] H. Obloh, K. Klitzing, and K. Ploog, *Surf. Sci.*, **142** (1-3), 236-240, (1984).
- [124] R. Fletcher and J. C. Maan, and G. Weimann, *Rhys. Rev. B*, **32** (12), 8477-8479, (1985).
- [125] J. S. Davidson, E. D. Dahlberg, A. J. Valois, and G. Y. Robinson, *Phys. Rev. B*, **33** (4), 2941-2944, (1986).
- [126] R. Fletcher and J. C. Maan, K. Ploog, and G. Weimann, at high magnetic fields,” *Rhys. Rev. B*, **33** (10), 7122-7133, (1986).
- [127] H. Obloh, K. Klitzing, K. Ploog, and G. Weimann, *Surf. Sci.*, **170** (1-2), 292-297, (1986).
- [128] T. H. H. Vuong, R. J. Nicholas, M. A. Brummell, J. C. Portal, M. Razeghi, F. Alexandre, J. M. Masson, K. Y. Cheng, and A. Y. Cho, *Surf. Sci.*, **170** (1-2), 298-303, (1986).
- [129] G. Himm, P. J. Klar, J. Teubert and W. Heimbrodt, *Appl. Phys. Lett.*, **93** (4), 042107 (1-3), (2008).
- [130] M. Kuruata, ”Numerical Analysis for Semiconductor Devices”, Lexington Books, (1982).
- [131] S. Selberherr, ”Analysis and Simulation of Semiconductor Devices”, Springer-Verlag, Wien-New York, (1984).
- [132] 檀良 編著, ”プロセス・デバイス・シミュレーション技術”, 産業図書, 東京, (1988).
- [133] 谷口研二 編, ”最新／半導体プロセス・デバイスシミュレーション技術”, リアライズ理工センター, 東京, (1990).
- [134] 荒井和雄, 吉田貞史 共編, ”SiC 素子の基礎と応用”, オーム社, 東京, pp.179-185, (2003).
- [135] 富士総合研究所 編, ”半導体素子設計シミュレータ”, 丸善, 東京, pp.17-26, (1991).
- [136] G. N. Logvinov, J. E. Velázquez, I. M. Lashkevych, and Y. G. Gurevich, *Appl. Phys. Lett.*, **89** (9), 092118 (1-3), (2006).