

高周波スイッチング技術を用いた 電気二重層キャパシタの電圧均等化充電方式

松井景樹, 長谷川 勝

A Novel Voltage Balancer for Electric Double Layer Capacitor by Using High Frequency Switching

Keiju Matsui and Masaru Hasegawa

Electric Double Layer Capacitor (EDLC) has high energy density and long life span, so various applications are expected as energy storage device such as for electric vehicle or electric power equilibrium, etc. However, device voltage limit is low, so it is necessary to connect in series or parallel. In addition, because of these it is necessary to use near around critical voltage limit or capacity limit. In order to apply them efficiently, the devices should be used in equilibrium. This paper proposes a novel voltage balancer by using CW (Cockcroft-Walton) circuit. Various modified circuit are considered and discussed.

Keywords : EDLC, Electric Power Equilibrium, Voltage Balancer, Cockcroft-Walton circuit

1. はじめに

電気二重層キャパシタ(EDLC: Electric Double Layer Capacitor)はエネルギー密度が高く、長寿命のため、エネルギー蓄積デバイスとして応用が検討されている。⁽¹⁾ このため電力の送受電の変動が激しい配電系統や、電気自動車や電車などの乗物等を中心に応用が検討され、一部実用化が緒についてきた。しかしながらデバイスの耐圧が低く直または並列での利用が不可欠であり、耐圧容量近辺の臨界限度近くまで利用することが必要となる。効果的に利用するにはデバイスをバランスよく用いることが不可欠となる。抵抗分圧が基本的な方式として挙げられ、簡単な事で有利性があるが⁽²⁾、電力損失等を考えると応用用途や、利用状況などで限定されたものとなろう。ツェナーダイオードを用いた方式の長短等も論じられているが^{(1),(3)}、素子の数およびそれに付属するスイッチング制御信号も増加しコスト増は否めない。独創性を有する方式としてインバータとトランスを組み合わせ、EDLCの充放電を巧みに利用してバランスをはかる方式⁽⁵⁾が挙げられる。しかしながら充放電できるインバータが必要であるものの、増加した容量の応用に適するであろう。トランスを用意し必要なEDLCの数だけの二次巻線で充放電するチョップとトランスを組み合わせた方式⁽⁶⁾も報告されている。文献(3)と同様スイッチング素子の数が多いことおよびそれらの制御は煩雑となろう。トランスは必要であるが小型ですみ、最もオーソドックスな方式で発展性も期待できる。

このようなEDLCの従来の経緯を考慮すると必ずしも万全な方式が得られているわけではない。これからも種々の方式が提案され展開してゆくであろう。以上の様な研究経過を背景に我々は独創性を有する方式を提案し、この長短を検証したのでその概要を報告する。

2. 従来の方式と展開

2.1 従来の方式⁽⁶⁾

本論文における提案方式と比較するため、これまで発表されている中で最もオーソドックスで一般的な応用において期待される方式を挙げ、始めにこれを論じる事にする。

図 1(a)はその方式の一つであり、充放電の両方向に電力を移送できるため両方向(Bilateral)方式として示している。主スイッチ S_M と二次スイッチ $S_1 \sim S_n$ は一般的には同期し開閉がなされ入出力が EDLC の合計電圧と母線電圧の大小により電力の移送がなされる。EDLC に均等化電圧とする電力を注入する時は回路は一石フォワードコンバータと同じ動作を行い、EDLC より母線に電力が回生する場合は S_n 側はフライバックコンバータとして動作する。この方式は応答性や移送効率改善等の点で有利となろうが、各 EDLC に独立したスイッチが必要である事では不利である。

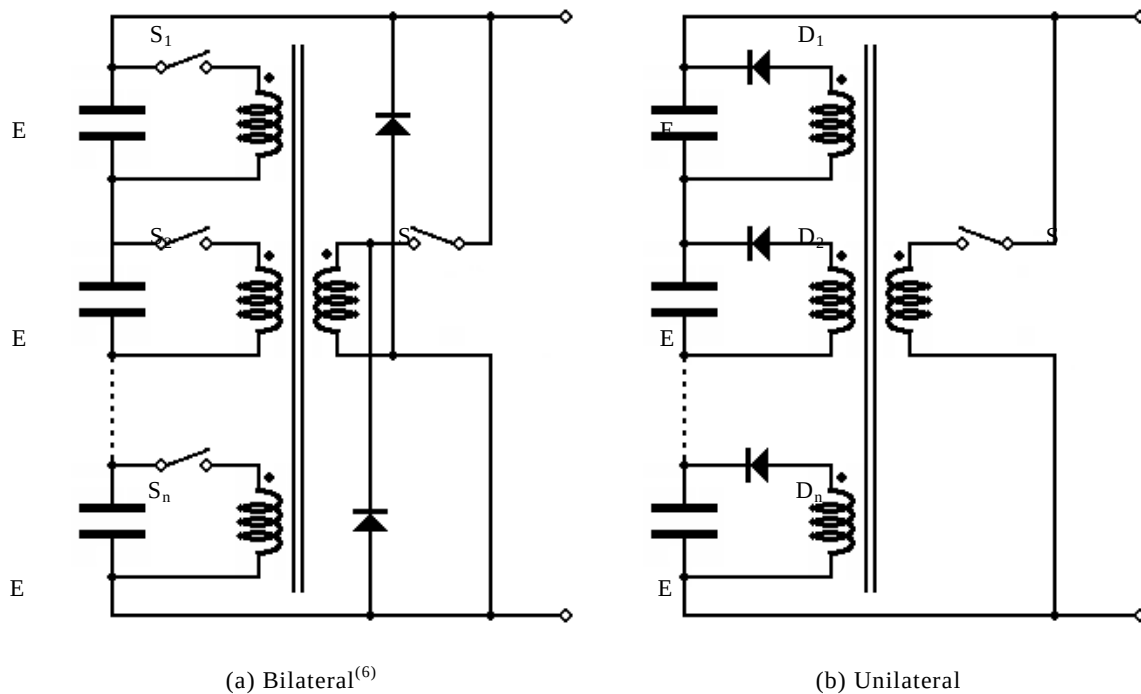


図 1. 一般的電圧平準化装置の構成

一方スイッチ $S_1 \sim S_n$ のかわりにダイオード $D_1 \sim D_n$ で置き換え放電用ダイオード D_{d1} , D_{d2} を除去した回路を図 1(b)に示す。本方式は専ら EDLC の均等化充電を行うための回路であり巻線間の電力の移送は一次から二次の一方だけなので単方向(Unilateral)方式として示している。一次巻線からの流入電力は低圧の EDLC に対する補償電力のみであり比較的小さい。劣化した静電容量の EDLC に対しては母線から直接充電される。一次巻線からの流入電力は殆どない。EDLC→直流母線→一次巻線→二次巻線→電圧低下 EDLC の経路で電力が移送され各電圧は均等化されてゆく。基本的には一次、二次巻線の間で電力の授受を行う Bilateral 方式と比べ過渡特性の低下は否めないため EDLC の容量増大などでの対処も必要となろう。直流母線より直接注入される電力は劣化した EDLC のため他の直列接続の正常な EDLC に電力を伝送できないが不足の電荷が巻線より追加される。本方式の基本は等しい二次巻数のトランスで等電圧に充電する着想であり正常な EDLC に追加の電荷を注入して正常な等電圧化を行うことになる。各 n 個ある EDLC の n 番目の静電容量を C_n 、劣化した EDLC の最小の値を C_0 とし、EDLC の臨界電圧を V_0 とすると等電圧化に必要な一次巻線から注入するのに必要な電力は C に電荷 Q を蓄えるのに必要な静電エネルギー

$$P = \frac{1}{2} QV \text{ より}$$

$$P = \sum_{n=1} \frac{1}{2} (C_n - C_0) V_0^2 \quad \dots \dots (1)$$

すべて正常な等しい C の EDLC では $C_n = C_0$ となりトランスからの必要な補償電力は 0 である．直流母線より直接注入される電力 P_0 は

$$P_0 = \sum_{n=1} \frac{1}{2} \frac{Q_0^2}{C_n} \quad \dots \dots \dots (2)$$

このように一次巻線からの注入電力は等電圧補償の電力のみであり小さい．

3. 回路構成および動作原理

3.1 高周波電源方式

図 2 に Cockcroft-Walton 回路(以下 CW 回路と略す)を用いた本提案の EDLC 用平均化充電回路を示す．左側 $C_1^* \sim C_5^*$ は比較的均一値を有する精度の良い電解コンデンサ，右側 $C_1 \sim C_5$ は平準化電圧充電を行う EDLC である． e は高周波電源であり，負荷側には容量が増加する電力を供給するわけではなく，EDLC のバランスを保つ程度の比較的小容量の電力を供給する事を目的としている． $C_1^* = C_2^* = C_3^* = C_4^* = C_5^* \ll C_1 = C_2 = C_3 = C_4 = C_5$ の関係で定数を与えている．電源回路を含む第一段目の回路の電源 e が初めの半サイクルで C_1^* を E に充電している状況のもと，これが次の半サイクルで C_1 を充電する場合を考える．その結果 C_1 は以下のような値に充電される．

$$V_{C1} = \frac{2C_1^* E}{C_1^* + C_1} + \frac{C_1 V_0}{C_1^* + C_1} \quad \dots \dots (3)$$

ただし， V_0 は C_1 の初期電圧とする．

$C_n^* \ll C_n (n = 1, 2, 3, 4, 5)$ なので

$$V_{C1} = \frac{2C_1^* E}{C_1} + V_0 \quad \dots \dots \dots (4)$$

となり，式は簡単化する．一般に CW 回路では C_n^* 群と C_n 群はそれぞれ等しく，定常状態になると例えば $V_{C1} = 2E$ となる．

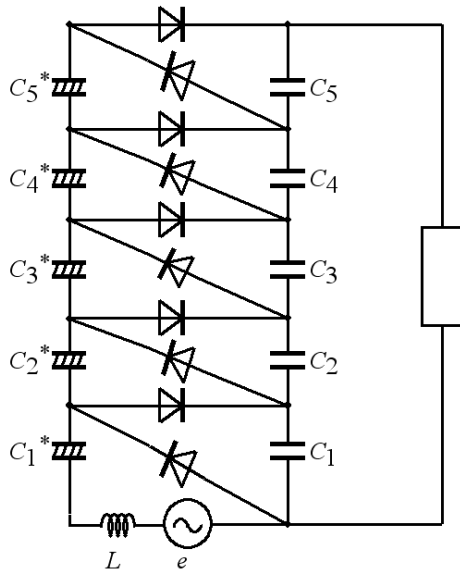


図 2. 平準化充電回路

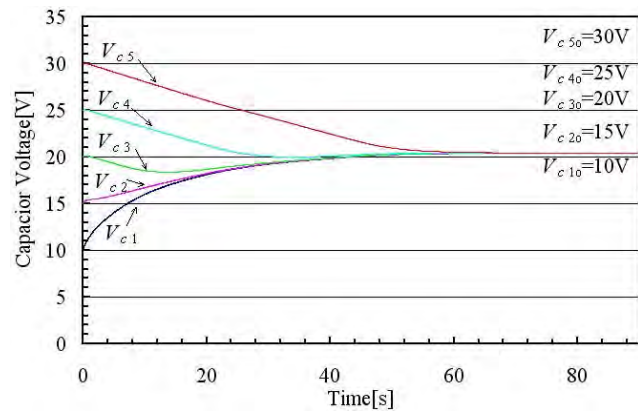


図 3. 電圧平準化特性

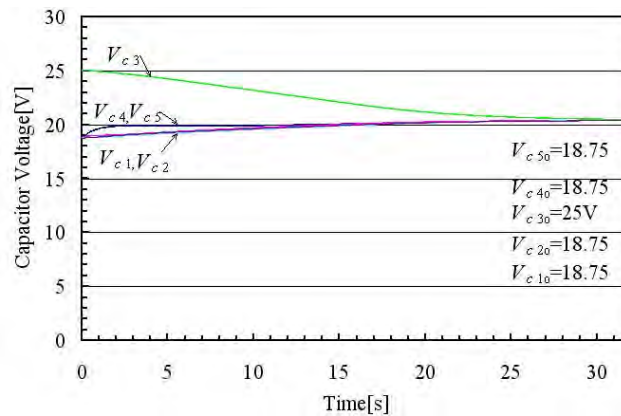


図 4.異なる値(C_3)を含む場合の平準化特性

本提案方式では半サイクルでは(2)式の第一項の電圧で充電される．従って高周波電源の周波数を $f = C_1 / C_1^*$ とすることで $V_{c1} = 2E$ となり，CW の定常状態と等しくなる．2 段目以降も同様の手法で充電方程式が導かれる．このように出力電圧の全体の合成電圧は高周波電源の周波数制御により与えることができる．EDLC の不平衡化の原因の一つが経年の性能劣化であり，静電容量低下が主要因である．このような場合，該当の EDLC の充電電圧上昇をもたらす．しかしながら本方式では次の周期には上段のコンデンサにその増加した電圧分により余分の電荷を引き出し次々に上段に伝達してゆき，この電圧上昇分の影響を最小にすることができる．低い電圧の EDLC も同様の経過で説明できよう．

3.2 昇降圧チョップ方式

図 5 は図 2 の高周波電源 e の代わりに昇降圧チョップを用いた変形回路を示す．(a)図に主回路を(b)図に A 点, B 点(図(a))に接続される高周波スイッチ S_1 を示している．スイッチングサージ防止するコイル L_2 と S_1 オフ時の L_2 のエネルギー環流用ダイオード D_s を示している． S_1 のオンオフにより L_1 の両端に高周波電圧が発生し図 1 と同様の原理で $C_1 \sim C_5$ を平準化充電に調整することができる．

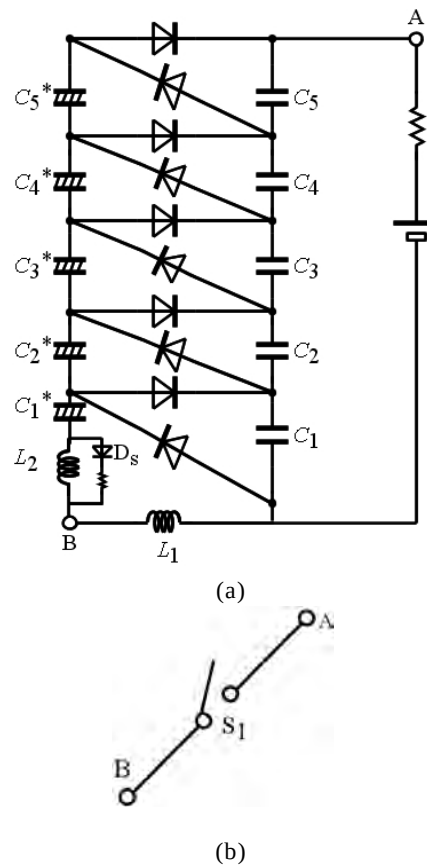


図 5 . 昇降圧チョップパを用いた変形回路

チョップパを用いた平準化動作は S_1 の高周波スイッチングにより行われる. S_1 オン時には L_1 には出力母線電圧 E_0 が印加し L_1 に励磁電流を流すと共に前図 1 の高周波電源と同じ原理で図 5(a)の閉ループで C_1^* 電荷を放電すると共に C_1 を充電する. L_2 は充放電電流のピーク値が過大となるのを防止するためのものである. S_1 がオフの時は L_1 に発生する起電力により図 5(b)の回路が成立する. L_1 のこの逆起電力により図示の閉ループにより C_1^* が充電される. この時の詳細な動作を各部の波形と共に説明する.

(1) S_1 オンのとき

$$\dots\dots (5) \quad E_0 = L_1 \frac{di_{L1}}{dt}$$

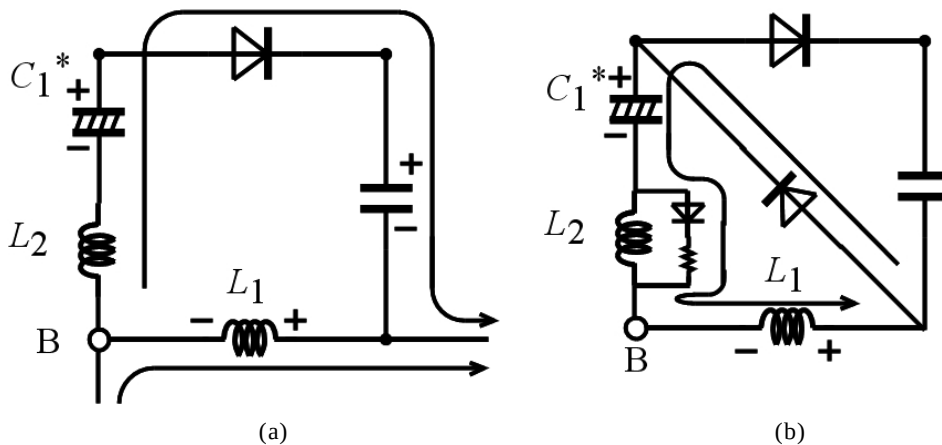


図 6. チョップパによる動作回路

L_1 には母線電圧 E_0 が加わることで L_1 電流が線形的に上昇する．(図 5(b)参照) C_1^* 電流は閉ループに流れる．電圧 E_0 で上昇するが，突入電流防止用のコイル L_2 で抑制される．

(2) S_1 オフのとき

L_1 に蓄積されたコイルの電磁エネルギーは(b)図の閉ループで放電する．以上の動作を念頭にスイッチオン時コイル L_1 には $v_{L1} = E_0$ の電圧が，スイッチオフ時には $v_{L1} = -E_0 / n$ (図 6(a)参照, n : 直列に接続されるコンデンサの個数) 図 6(a)においてコイル L_1 に加わる正負の電圧－時間積は等しいため $E_0 t_{on} = E_0 / n \times t_{off}$ より

$$n \times t_{on} = t_{off} \quad \cdot \cdot \cdot \cdot \cdot (6)$$

となりデューティファクタ d は

$$d = t_{on} / (t_{on} + t_{off}) = \frac{1}{1+n} \quad \cdot \cdot \cdot \cdot (7)$$

となり，直列コンデンサの個数 n によりチョップのデューティファクタが決定する． C_1 における充放電電流と L_1 の励磁電流の関係は図 6(c)より， $I_{C1}^* t_{on} = I_{L1}^* t_{off}$ (I_{C1}^*, I_{L1} はそれぞれの平均電流) となるため

$$I_{C1} = n I_{L1} \quad \cdot \cdot \cdot \cdot \cdot (8)$$

例えば回路に流れる励磁電流を最小にし，且つ L_1 等を小容量に設計するためには(3)式あるいは図 6(b)等の波形から L_1 に流れる電流 i_{L1} の増加分は

$$\Delta i_{L1} = \frac{E_0}{L_1 f} \times \frac{1}{1+n} \quad \cdot \cdot \cdot \cdot (9)$$

従って

$$I_{L1} = \frac{E_0}{2L_1 f} \times \frac{1}{1+n} \quad \cdot \cdot \cdot \cdot (10)$$

となり， $I_C = n I_{L1}$ および回路の電流許容値を得ることができる．以上の本チョップ方式を用いた回路の充電方程式は(1)式と類似の式が展開され， S_1 のオン－オフ周期においてなされる値はデューティファクタ d を用い，

$$V_{C1} = \frac{2C_1^* E_0 d}{C_1} + V_0 \quad \cdot \cdot \cdot \cdot (11)$$

で与えることができる．

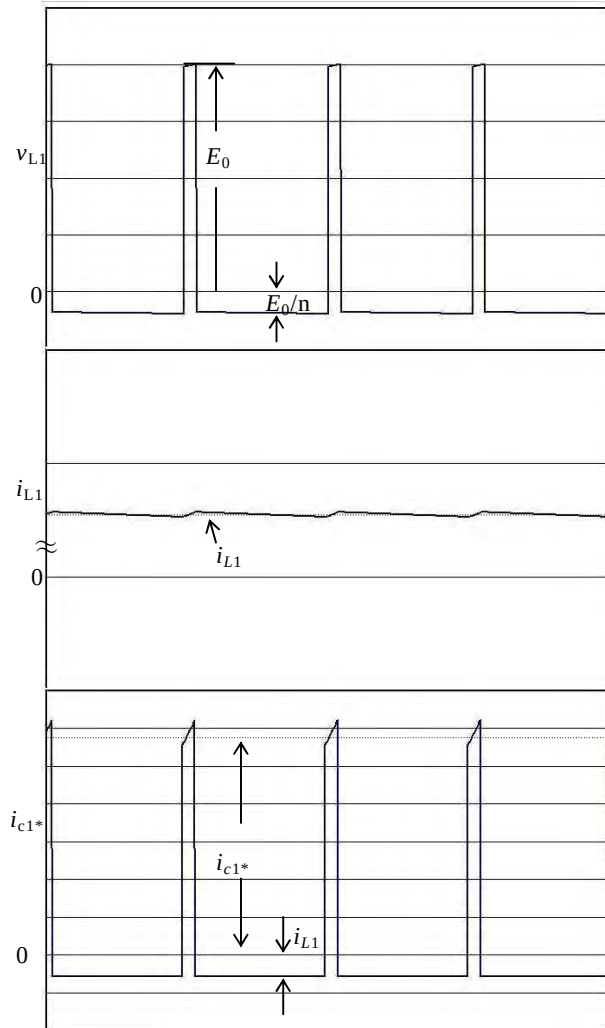


図 7. チョップパ出力波形

4. 動作特性

4.1 高周波電源方式

前述の 図 3 は本 CW 回路を用いた電圧平準化特性を示している. 当初初期電圧として $V_{cno}(=10\sim30V, n=1\sim5)$ に充電している EDLC が時間と共に目的の値に収束していることがわかる. ただし, 高周波電源: 電圧実効値 $=20V, f=20kHz, C_n^*=2000\mu F, C_n=10F$, 負荷端: 電圧電源 $100V$ である. V_{c3} の初期値は目的の定常値の $20V$ 程度であるが下側の低い電圧 V_{c1}, V_{c2} の電圧が伝達する関係で一端 $18V$ 程度まで低下するが, 上昇する V_{c1}, V_{c2} と共に再び上昇して目的値 $20V$ 程度に収束している. 図 4 は 5 段の EDLC において真ん中の C_3 が 2 割程度 ($C_3=0.8\times C_1$ 等) の静電容量に低下した場合を想定したものである. このため過充電状態 ($25V$, 他は $18.75V$) であった. EDLC が平準化値に向かって次第に均等値になることがわかる. V_{c3} は平準化作用で低下した静電容量にもかかわらず上昇した電圧は低下に向かっている. ($25V\rightarrow 20V$) 一方上昇した V_{c3} の影響を考慮し低電圧で与えられた V_{c1}, V_{c2} は次第に上昇してゆく. ($18.75V\rightarrow 20V$) V_{c3} より上側に位置する V_{c4}, V_{c5} は高い $V_{c3}(25V)$ の影響で急速に目標値に達している. ($18.75V\rightarrow 20V$)

4.2 昇降圧チョップパ方式

(A) 各キャパシタの初期値が不揃いの場合 昇降圧チョップパを用いて平準化充電を行った動作特性を

図 7 に示す． C_n^* 及び C_n を異なる値の 10～30V に初期値を与えて求めた場合である．この場合母線電圧の電源として与えている 100V を $n=5$ で分割した $100/5=20V$ が定常値であるが，若干減少した 19.5V 程度となっている．この理由は本チョップ方式では母線よりこの電力を得ているため，これより L_1 に流れる励磁電流が供給され供給させる 100V の回路内部抵抗による電圧降下分が現れているためである．高周波電源の場合は(図 2, 3 参照)これより供給する電源が 20V を与えるべく設定しているため，図 A のような電圧降下分は現れていない．

(B) 各キャパシタンスの値が不揃いの場合

図 8 は $C_n^* = \text{一定}$ とし， $C_1 \sim C_5$ の容量を 0～40%程度低下させ ($0.6C_1$ ， $0.7C_2$ ， $0.8C_3$ ， $0.9C_4$ ， $1.0C_5$) 電圧初期値は C_n に逆比例して与えてシミュレーションを行ったものである． C_n^* 群も該当する C_n と同じ電圧初期値としている．しかしながら，ある時間を経て母線電圧を分割した値 E_0/n に収束している．

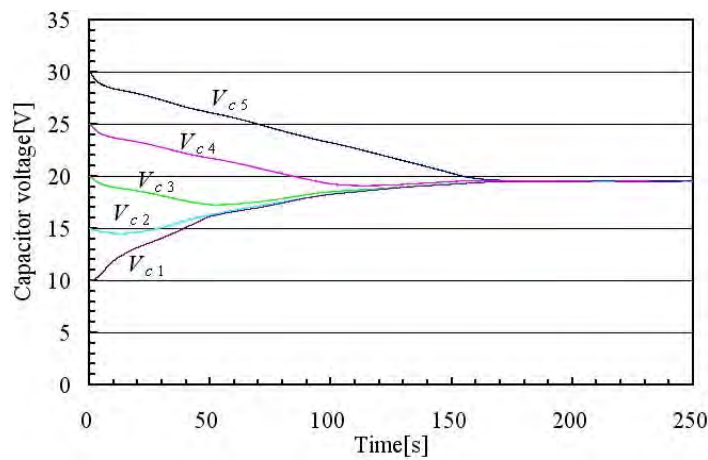


図 8. 初期コンデンサ電圧が不揃いの場合の平準化特性

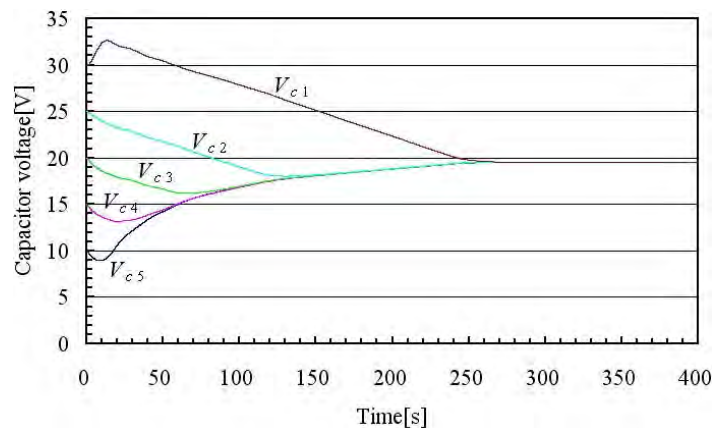


図 9. EDLC 側キャパシタンスの値が不揃いの場合の平準化特性

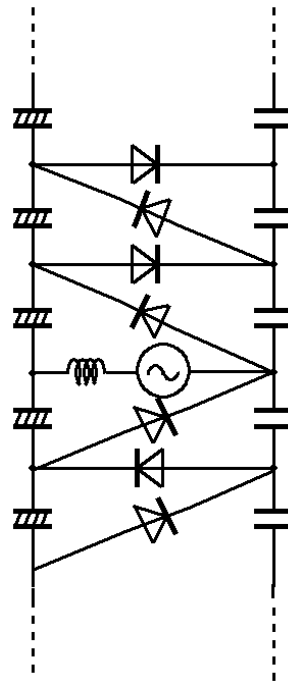


図 10. 変形回路

5. 改善回路方式

5.1 昇降圧チョッパ方式の改善

図 10 に本回路図を示す．前節までの回路では，CW 回路において左側昇圧回路は基準電圧を決定する電解コンデンサ $C_1^* \sim C_5^*$ で与えたが更なる容量増加においてはこれを EDLC に置きけることができた．これを充放電素子としても利用できる．これに対しても電圧均等化が実施できる事を示す．又図 5 の昇降圧チョッパではインダクタンス L_1 の回路においてはサージ突入電流などの懸念はないが，上側のコンデンサ C_1^* ， C_1 から電圧 E およびスイッチ等を経由する閉回路で短絡充電回路が構成され，大きな突入電流の流れがある．これを防止する目的で図 5 のインダクタンス L_2 を追加した．しかし逆にスイッチ S_1 オフ時にはこれにサージ電流が発生するためこれを除去する目的でダイオード D_5 を装着した．しかし次のサイクルまでに消費させて S_1 のオンに備える必要から抵抗で消費する回路を示した．しかしこれがすべて損失となる．これを改善する目的である図 11 で示すチョッパ回路を提案する． S_1 スイッチオンによるサージは図 5 と同様に抑制され，オフ時では， L_2 の電磁エネルギーは D_1 又は上側コンデンサ回路を通して充電回路を形成しエネルギーは回生され，効率を大幅に改善することができる．

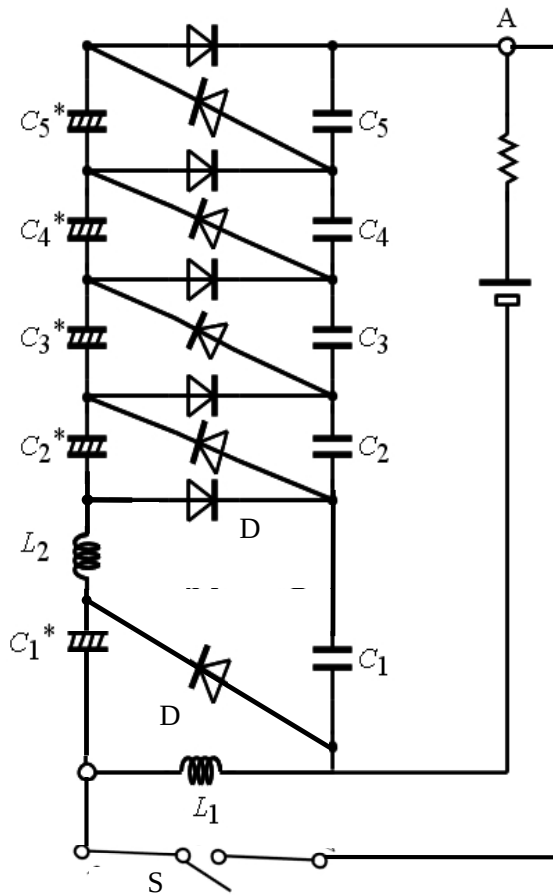


図 11. 改良形均等充電回路

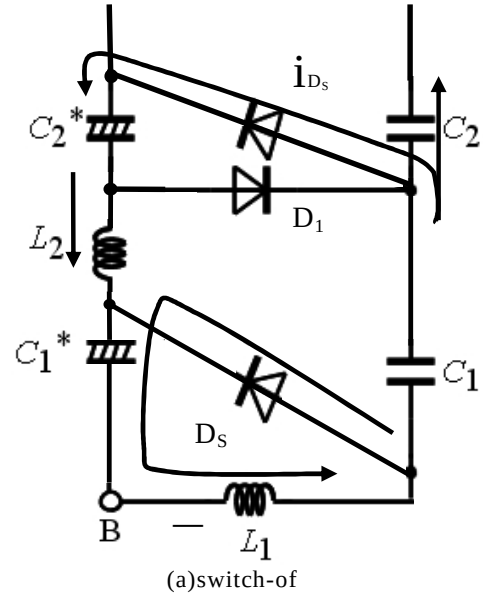
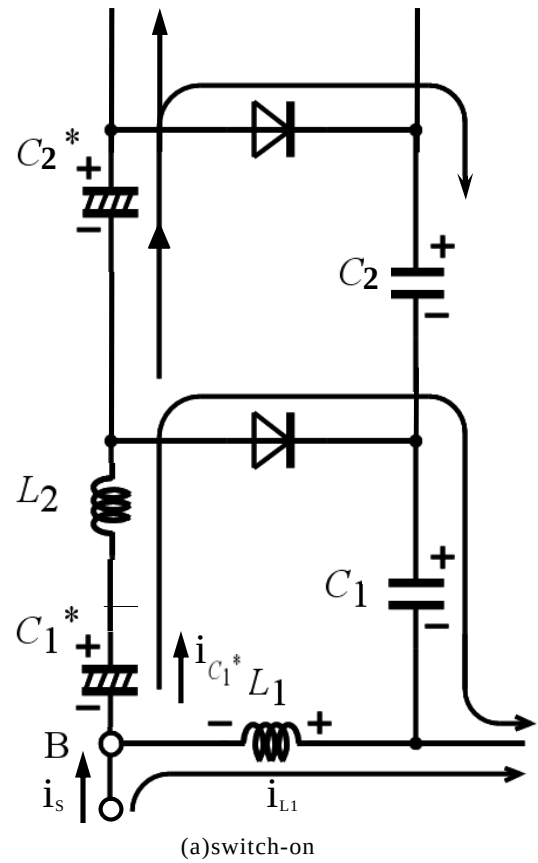


図 12. 改善形チョップによる動作回路

図 12 は改良形チョップを用いた電圧平準化回路における動作回路を動作波形(図 13)と共に示している。素子の多少により若干動作回路のずれ及び動作波形の位相がずれる場合があるが、基本的にはスイッチ S_M のオンとオフの期間に分けて考えることができる

1) 期間 I (スイッチオン)

S_M オンで B 端子に電流が加わり、上部左側のコンデンサの放電を促すと共に主にリアクトル L_1 に励磁電流を蓄える。

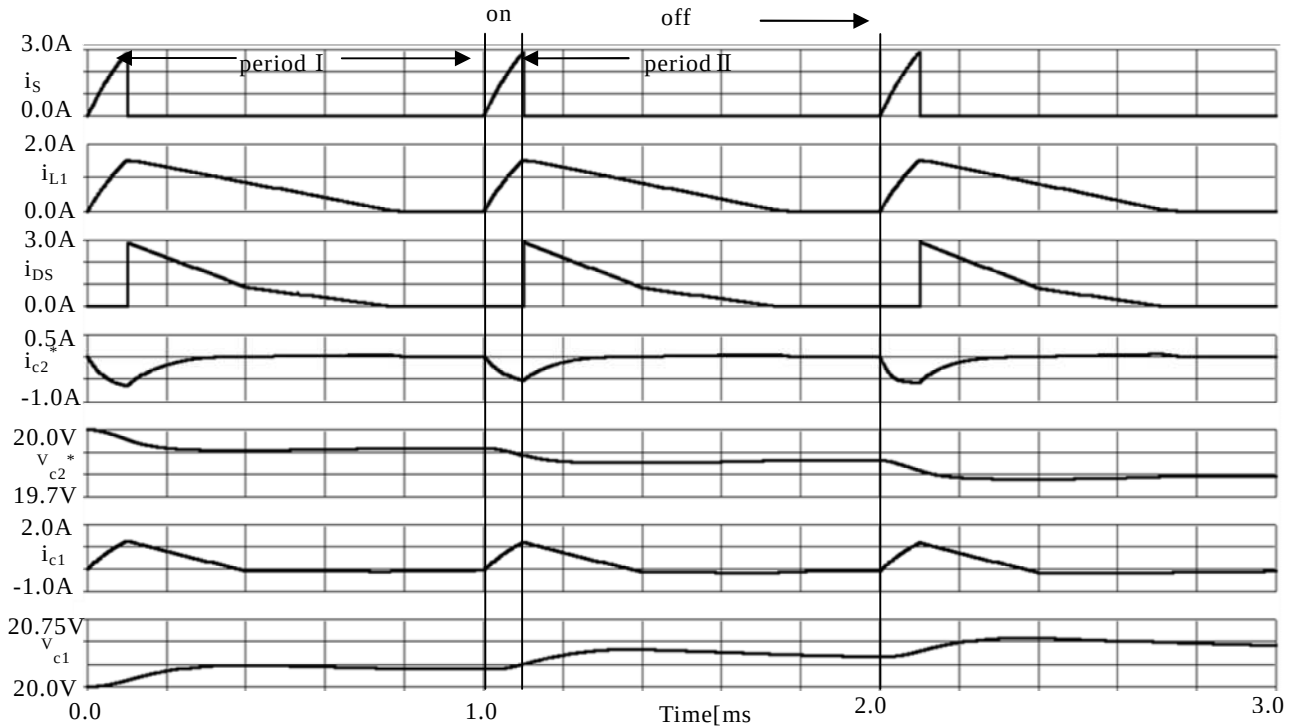


図 13. 改良形チョッパを用いた時の動作波形

これらの電圧 V_1^* から V_5^* の電圧が右側コンデンサに移行する(図 12(a)参照). この時の各部電圧電流波形を図 13 の期間 I に示す. S_M がオフとなると L_1 に蓄積された電磁エネルギーは D_S を通って放電し C_1^* を充電する(図 12(b), 図 13, 参照). 以上の回路では回路の電流の抑制や低いスイッチング周波数(1kHz)多少オフ時でも等の関係から多少値の大きい L_2 を用いるため, オフ時でも i_{L2} 電流がオン時と同様に流れているなどの現象があったが大略的には以上のオンとオフ時の動作に分けて前述と同様に解析できる.

5.2 昇降圧チョッパによる収束特性

図 14 は異なる初期電圧を与えた時の電圧均等化特性を示している. 各電圧を $V_1=10\sim30V$ を与えている. 時間経過と共に各電圧は目標値 20V に均等的に収束している.

図 15 はキャパシタンスの値を基準値 C_0 として $C_1=0.8\sim1.2$ まで 0.1 刻みで変化させたものである.

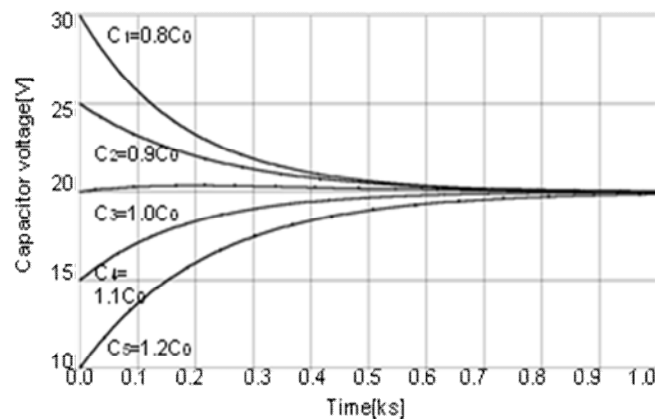


図 14. 異なる初期電圧を与えた時の収束特性

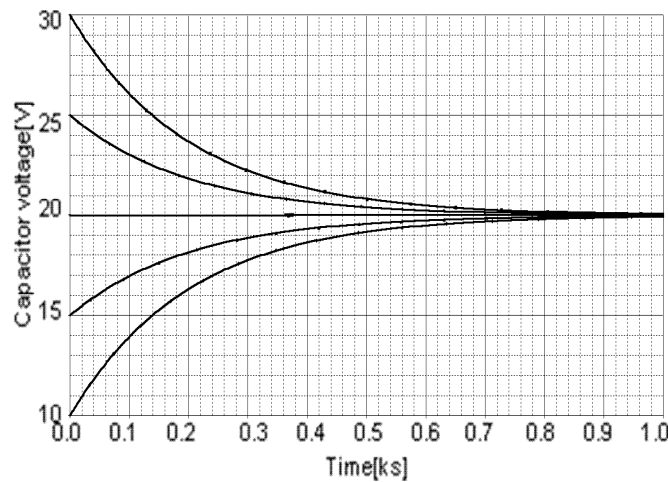


図 15. 異なるキャパシタンス用いた時の収束特性

$C_1=0.8$ C_0 から $C_1=0.8$ $C_0(C_0=1.0\text{mF})$ としているが図から推測できるように上側の収束度が良好であるがこの上側は値が小さい C_1 , C_2 側でありしかも C_3 は若干上側に引き寄せられるように移行気味である。これより、 C_1 側が接合値側のチョッパ励動側であることが解る。

6. まとめ

CW 回路を用いて EDLC の電圧を平準化する方式を提案した。簡便な方式での実現が容易である。この方式は昇圧して電力を供給する目的ではなく、負荷側より回生する電力を受電し平準化するためのものである。すなわちアンバランスを修正するためのものであるため高周波電源の容量は小さい。ただし、電力も供給するシステムも可能ではあるが効率等が大幅に低下すると予想されるが、そのような場合には検討の変形回路等が有効となろう。

参考文献

- 1) 岡村迪夫:「電気二重層キャパシタと蓄電システム」第2版, 日刊工業新聞社, (2001)
- 2) 峯村明憲・八代昌大・金子裕良・阿部茂:「直列電気二重層コンデンサの分圧抵抗による電圧バランス化」電気学会全国大会, 平 19, No.4-018 (2007)
- 3) Philippe Barrade, Serge Pittet, and Alfer Rufer : “Energy storage system using a series connection of supercapacitors, with an active device for equalizing the voltages” IPEC-Tokyo-2000, pp.1555-1560 (2000)
- 4) Alfer Rufer, and Pilippe Barrade : “A Supercapacitor-Based Energy-Storage System for Elevators With Soft Commutated Interface”, IEEE Transaction On Industry Applications, VOL.38, NO.5, SEPTEMBER/OCTOBER 2002
- 5) 岸高嗣・清水敏久:「電気二重層コンデンサ用電圧バランス回路の研究」電気学会半導体電力変換研究会資料, SPC-04-37 2004
- 6) 森和也・長谷部章雄・敦賀紀久夫・伊東孝彦・関純子:「電気二重層キャパシタの電圧平準化装置」電気学会全国大会, 平 13 (2001)