

広帯域マイクロ波 PIN ダイオード減衰器の設計

今 井 弘

Design of Broadband Microwave PIN Diode Attenuator

Hiroshi IMAI

(Received August 31, 1979)

In a previous paper by the author, general equations for the microwave pin diode attenuator, consisting of a number of pin diodes mounted as shunt variable impedance elements in the rectangular waveguide, have been derived using the ABCD matrix, and numerical calculations have been carried out to obtain the optimum design at the center frequency for the 3-to 5-pin diode attenuator. Comparisons between theoretical and experimental results of the 3-pin diode attenuator at the center frequency of 9.4 GHz have shown the validity of the proposed optimum design.

The design of the broadband microwave pin diode attenuator, which considered parallel susceptances of pin diodes mounted in the rectangular waveguide, is discussed in this paper. Empirical equations for parallel susceptances of pin diodes are given from the result obtained by a least squares method and numerical calculations are carried out to obtain the design figures of the 3-and 4-pin diode attenuator using the empirical equations, that is, for a given allowed value of VSWR, conductance ratios are determined to present a desired bandwidth or dynamic range of attenuator. As an example of the performance to be expected, for a given allowed VSWR of 1.5, the 4-pin diode attenuator has a bandwidth of 470 MHz and a 43.6 dB dynamic range at conductance ratio of 6.0.

1 まえがき

マイクロ波周波数領域において抵抗膜を機械的に可変させて減衰量を変化させる可変抵抗減衰器が従来より主として利用されてきたが、この周波数領域でのダイオードの発展により、pin ダイオードを可変素子とした小型軽量の電流制御形の減衰器が構成できるようになってきた。

本論文で述べる多段形 pin ダイオード減衰器は pin ダイオードを導波管内に同軸形で並列装荷し、この pin ダイオードを間隔 l で接続して構成した導波管形減衰器であり、可変素子として用いられている pin ダイオードに加える順バイアス電流の増加にともなってダイオードのインピーダンス、主として抵抗分が減少し、これによって反射量または吸収量を制御して減衰量を得ている。しかし、この減衰器は順バイアス電流が増加して減衰量

が大きくなると反射量も大きくなり、入力定在波比特性が悪化する欠点を持っている。

この減衰器の入力定在波比悪化の欠点を改善するため n 段形 pin ダイオード減衰器の入力インピーダンス、減衰量などの一般式を求め、これらの式を用いて4分の1波長接続3段形、4段形および5段形 pin ダイオード減衰器の設計中心周波数での最適設計法、すなわち、設計中心周波数において pin ダイオードの並列規格化サセプタンスを無視し、許容定在波比を与え、この許容定在波比を満足する減衰量域を最大にする設計法を明らかにしてきた⁽¹⁾。さらに、設計中心周波数を 9.4GHz とした4分の1波長接続3段形 pin ダイオード減衰器で実験的に検討を加え、この設計中心周波数での最適設計法の有効性を示してきた⁽²⁾。

本論文は pin ダイオードの並列規格化サセプタンスを考慮したときの3段形、4段形 pin ダイオード減衰器の広帯域設計法について述べる。この多段形 pin ダイオード減衰器に用いる pin ダイオードは導波管内に同軸形で並列装荷されており、この pin ダイオードの並列サセプタンス分を与える量 m_i は設計中心周波数では小さい値を取り、周波数の低い方では誘導性を、高い方では容量性を示し直線的に変化する。また、規格化コンダクタンスの値によっても変化する。このように変化する m_i の実験式を pin ダイオードの規格化アドミタンス測定値より求め、すでに明らかにした設計中心周波数での最適設計法をこの実験式を用いて拡張した設計法が述べられている。

2 多段形 PINダイオード減衰器の一般式⁽¹⁾

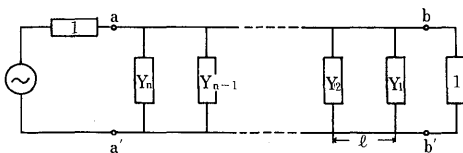


図1 多段形 pin ダイオード減衰器の等価回路

図1に示すように、規格化アドミタンス $Y_1, Y_2, Y_3, \dots, Y_n$ の pin ダイオードを伝送路に並列接続し、これらを間隔 l で互に接続して構成した n 段形 pin ダイオード減衰器の入力インピーダンス、減衰量などの一般式はすでに四端子定数を用いて求め明らかにしてきたが、それらの結果を以下に示す。

$a-a'$ 端子より見た減衰器の入力インピーダンス $Z_{in}(n)$ は次式によって表わされる。

$$Z_{in}(n) = \frac{a_{n0} + \dots + a_{ni}T(\gamma)^i + \dots + a_{n,n-1}T(\gamma)^{n-1}}{b_{n0} + \dots + b_{ni}T(\gamma)^i + \dots + b_{n,n-1}T(\gamma)^{n-1}} \quad (1)$$

ただし、 $T(\gamma) = \tanh \gamma$ であり、 γ は伝搬定数で、波

長 λ で表わすと $\gamma = j(2\pi/\lambda)l$ となる。

(1)式中で与えられている a_{ni}, b_{ni} の間には次の関係式が存在する。

$$\left. \begin{aligned} a_{ni} &= a_{n-1,i} + b_{n-1,i-1} \\ b_{ni} &= a_{n-1,i-1} + b_{n-1,i} + (a_{n-1,i} + b_{n-1,i-1})Y_n \end{aligned} \right\} \quad (2)$$

ただし、 $n \geq 3$ の整数、 $i=0, 1, 2, \dots, n-1$ で、添字 $i-1$ が負となる場合には $a_{n-1,i-1} = b_{n-1,i-1} = 0$ であり、また、 $a_{n-1,n-1} = b_{n-1,n-1} = 0$ である。

さらに、

$$\left. \begin{aligned} a_{20} &= 1 \\ a_{21} &= 1 + Y_1 \\ b_{20} &= 1 + Y_1 + Y_2 \\ b_{21} &= 1 + Y_2 + Y_1 Y_2 \end{aligned} \right\} \quad (3)$$

である。

次に $a-a'$ 端子、 $b-b'$ 端子間の減衰器の減衰量 α は次の諸式によって表わされる。

$$\alpha = 20 \log_{10} |I_n| \quad (4)$$

$$2I_n = F_2 F_3 \dots F_n (Z_{in}(n) + 1) \quad (5)$$

$$F_2 = b_{20} \cosh \gamma + b_{21} \sinh \gamma \quad (6)$$

$$F_i = \{Z_{in}(i-1)Y_i + 1\} \cosh \gamma + \{Z_{in}(i-1) + Y_i\} \sinh \gamma \quad (7)$$

ただし、 $i=3, 4, \dots, n$ である。

ここで(1)式で与えられている入力インピーダンス $Z_{in}(n)$ と反射係数 S 、定在波比 ρ の間には次の関係が存在する。

$$S = \frac{Z_{in}(n) - 1}{Z_{in}(n) + 1} \quad (8)$$

$$\rho = \frac{1 + |S|}{1 - |S|} \quad (9)$$

3 PIN ダイオードの並列サセプタンス分

本論文で述べる多段形 pin ダイオード減衰器に用いられる pin ダイオード (s-3023) は導波管 (WRJ-10) 内 H 面の中心に同軸の中心導体を金属ポストとして立て、そこに装荷されている⁽³⁾。このように導波管内に同軸形で並列装荷された pin ダイオードの設計中心周波数 9.4GHz での並列サセプタンス分はこの金属ポストによって打消されるように設計されており、実際にも小さな値となっているが、設計中心周波数 9.4GHz より低い周波数で誘導性を、高い周波数で容量性を示す。

多段形 pin ダイオード減衰器は以上のような導波管内に同軸形で並列装荷された pin ダイオードを数個、設計中心周波数 9.4GHz の導波管内 4 分の 1 波長で接続して構成されている。

3 段形 pin ダイオード減衰器⁽²⁾に用いた 3 個の pin ダイオード (以下これらをダイオード D_1, D_2, D_3 とい

う) の規格化アドミッタンス Y_i を

$$\left. \begin{aligned} Y_i &= G_i + jB_i = G_i(1 + jm_i), \quad i=1, 2, 3 \\ m_i &= B_i/G_i \end{aligned} \right\} \quad (10)$$

と表わす。ここで m_i は導波管内に並列装荷された pin ダイオードの規格化サセプタンス B_i と規格化コンダクタンス G_i の比である。

pin ダイオードに加える順バイアス電流が零から $40\mu\text{A}$ の範囲、周波数が 9.1GHz から 9.6GHz の範囲で、ダイオード D_1 の規格化アドミッタンス Y_1 の値より求めた規格化サセプタンス B_1 と規格化コンダクタンス G_1 の比 m_1 の結果の一部が図2に示されている。図2において・印、×印そして△印は順バイアス電流がそれぞれ $3\mu\text{A}$ 、 $10\mu\text{A}$ そして $30\mu\text{A}$ のときの測定値を示したもので、これらの順バイアス電流に対応する規格化コンダクタンス G_1 の値はそれぞれ 0.279 、 0.540 そして 1.250 である。図2のそれぞれの測定結果を見れば判るように、 m_1 の値は周波数の低い方では誘導性、高い方では容量性を示し、ほぼ直線的に変化しており、設計中心周波数 9.4GHz での m_1 の値は容量性を示しているが 0.1 以下の小さい値となっている。図2の実線(1)、(2)そして(3)は規格化コンダクタンス G_1 の値が 0.279 、 0.540 そして 1.250 の測定結果に最小二乗法を適用して求めた直線で、その実験式は

$$m_1 = s_1(f - 9.4) + m_{10} \quad (11)$$

のように表わすことができ、 s_1 、 m_{10} の値を入れて書き直すと次のようになる。

$$\left. \begin{aligned} (1) \quad G_1 &= 0.279 \text{ のとき, } m_1 = 3.29(f - 9.4) + 0.068 \\ (2) \quad G_1 &= 0.540 \text{ のとき, } m_1 = 1.61(f - 9.4) + 0.077 \\ (3) \quad G_1 &= 1.250 \text{ のとき, } m_1 = 0.55(f - 9.4) + 0.10 \end{aligned} \right\} \quad (12)$$

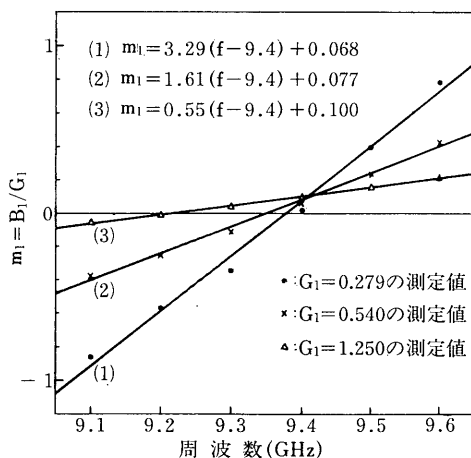


図2 pin ダイオード D_1 の規格化サセプタンス B_1 と規格化コンダクタンス G_1 の比 $m_1 = B_1/G_1$ の周波数特性

ただし、周波数 f の単位は GHz である。

順バイアス電流が零から $40\mu\text{A}$ の範囲での上記以外の規格化コンダクタンス値 G_i に対する m_i の値は(12)式で示されている結果と同様に周波数に対して直線的に変化し、(11)式で表現でき、 s_1 、 m_{10} の値は規格化アドミッタンス測定値より求めた。さらに、ダイオード D_2 、 D_3 の m_2 、 m_3 の値も m_1 の値と同様に求めることができ、(11)式の形で表現できる。したがって、ダイオード D_1 、 D_2 そして D_3 の規格化サセプタンス B_i と規格化コンダクタンス G_i の比 m_i の周波数に対する式は次式のよう

$$m_i = s_i(f - 9.4) + m_{i0}, \quad i=1, 2, 3 \quad (13)$$

ダイオード D_1 の特定の規格化コンダクタンス値での周波数に対する勾配 s_1 は(12)式の中で示されているが、他の規格化コンダクタンス値での勾配 s_1 も含めて示したのが図3の△印である。また、・印と×印はダイオード D_2 と D_3 の勾配 s_2 と s_3 の結果を示している。

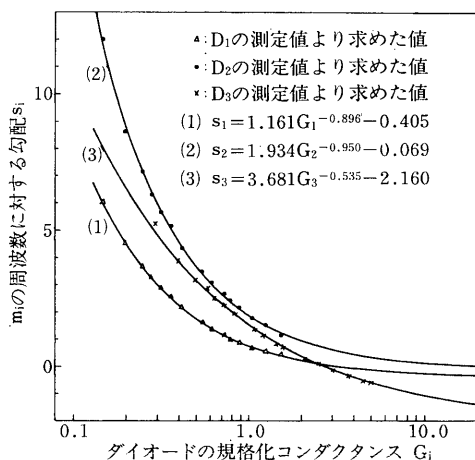


図3 pin ダイオードの規格化コンダクタンス G_i と m_i の周波数に対する勾配 s_i の関係

図3を見れば判るように、規格化コンダクタンス値 G_i に対する勾配 s_i は次式で表わすことができる。

$$s_i = a_i G_i^{b_i} - \alpha_i \quad (14)$$

ダイオード D_1 、 D_2 そして D_3 に対する(14)式の係数 a_i 、 b_i そして α_i を図3中の s_i より最小二乗法を適用して求め、(14)式を書き直して見ると次のようになる。

$$D_1 \text{ に対して, } s_1 = 1.161G_1^{-0.896} - 0.405 \quad (15)$$

$$D_2 \text{ に対して, } s_2 = 1.934G_2^{-0.950} - 0.069 \quad (16)$$

$$D_3 \text{ に対して, } s_3 = 3.681G_3^{-0.535} - 2.160 \quad (17)$$

図3の実線(1)、(2)そして(3)はそれぞれ(15)、(16)そして(17)式より求めた曲線である。

これまで述べてきたように、導波管内に同軸形で並列

装荷された3個のpinダイオードの規格化サセプタンス B_i と規格化コンダクタンス G_i の比 m_i は設計中心周波数より低い周波数では誘導性、高い周波数では容量性を示して(13)式で示したように周波数に対して直線的に変化し、また、(15)、(16)そして(17)式で示したように規格化コンダクタンス G_i の値によっても変化する。

ここで(13)式の設計中心周波数 9.4GHz での規格化サセプタンスと規格化コンダクタンスの比 m_{i0} は(12)式中にも示されているように、各規格化コンダクタンスの値によって異った値を取るが、ダイオード D_1 、 D_2 の m_{i0} の値は全て小さく 0.1 以下の値となるので4章の計算では平均値を取って、 $m_{10}=0.085$ 、 $m_{20}=0.043$ とする。

また、 m_{30} は

$$m_{30}=0.0124K+0.134 \quad (18)$$

で与える。ただし、 K は設計中心周波数での最適設計法で述べた規格化コンダクタンスの比である。

4 多段形減衰器の設計法

すでに明らかにした多段形 pin ダイオード減衰器の設計中心周波数での最適設計法は、図1の各ダイオードの規格化アドミッタンス Y_1 、 Y_2 、…… Y_n の規格化サセプタンス B_1 、 B_2 、…… B_n は設計中心周波数において非常に小さい値にすることができるから、これらを見捨て、各ダイオードは規格化コンダクタンス G_1 、 G_2 、…… G_n のみからなるとした場合の入力定在波比特性改善のための設計法である。4分の1波長接続多段形 pin ダイオード減衰器の設計中心周波数において、各ダイオードの規格化コンダクタンスは入出力定在波比が同じ値を持つように

$$3 \text{ 段形では、} G_1, G_2=KG_1, G_3=G_1$$

$$4 \text{ 段形では、} G_1, G_2=KG_1, G_3=KG_1, G_4=G_1$$

と配列し、規格化コンダクタンスの比 K は所要の許容定在波比を満足する減衰量域を最大にするように与える。

本論文では、3章で述べた周波数と規格化コンダクタンスに対して変化する並列サセプタンス分を考慮して、設計中心周波数での最適設計法を拡張した3段形および4段形 pin ダイオード減衰器の設計法について検討を加えていく。

4-1 3段形減衰器

3段形 pin ダイオード減衰器の場合の3個の pin ダイオードの規格化アドミッタンス Y_1 、 Y_2 および Y_3 は設計中心周波数での最適設計法を基にして(10)式より次のように表わす。

$$\left. \begin{aligned} Y_1 &= Y_3 = G_1(1+jm_1) \\ Y_2 &= G_2(1+jm_2) \\ G_2 &= KG_1 \end{aligned} \right\} \quad (19)$$

ここで規格化サセプタンスと規格化コンダクタンスの比 m_1 、 m_2 はできるだけ小さい値を取る方がよい定在波比特性が得られるので、勾配 s_i としては(15)、(17)式を用い、さらに(13)、(16)式および2章の諸式によって $n=3$ の場合の計算を行なう。

3段形 pin ダイオード減衰器の場合には、規格化コンダクタンスの比を $K=3.5$ から 10.0 まで 0.5 毎に変化させて計算した。図4はその一例で、 $K=4.0$ のときの減衰量一定定在波比特性を示しており、周波数は設計中心周波数 9.4GHz も含めて、9.6GHz、9.8GHz および 10.0GHz の場合である。

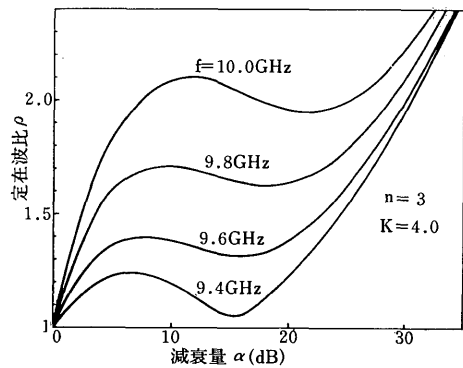


図4 3段形減衰器、 $K=4.0$ のときの減衰量一定定在波比特性の一例

図4に示されている減衰量一定定在波比特性においては減衰量の増加にしたがって定在波比の山と谷が現われ、後は定在波比が単調に増加していくが、このような定在波比の山の値は設計中心周波数からの周波数のずれと K の値にしたがって大きくなっていく。さらに周波数のずれが大きくなっていくと、やがて定在波比の谷が消えて、定在波比は単調に増加していくようになる。この谷の消滅は K の値が小さいほど周波数のずれの小さいところで起る。図4において、許容定在波比を $\rho_d=1.4$ にすると、周波数 9.6GHz では減衰量が 20.4dB までの許容定在波比を満足するが、周波数 9.8GHz では 3.6dB となる。周波数が 9.6GHz より高い領域では、許容定在波比を満足する減衰量域 α_m が急激に減少する。また、定在波比の谷がない特性の場合にも、許容定在波比を満足する減衰量域は非常に小さくなる。このように急激に減衰量域が減少する周波数領域は広帯域で減衰量域を大きく取る目的からはずれることになる。

図5は $K=4.0$ として、許容定在波比 ρ_d を 1.3 から 1.7 まで 0.1 毎に与えたときの周波数に対する減衰量域 α_m の関係を減衰量一定定在波比特性より求め、その

結果を示したものである。

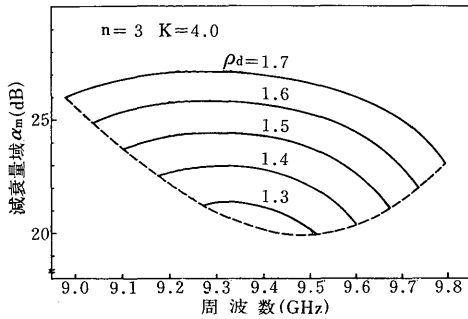


図5 3 段形減衰器, $K=4.0$ の場合の各許容定在波比 ρ_d を与えたときの周波数に対する減衰量域 α_m の関係

図5において、破線より下では上に述べたように減衰

量域が急激に減少している。この $K=4.0$ の場合、許容定在波比を $\rho_d=1.4$ とすると周波数が 9.18GHz から 9.6GHz までの $\Delta f=420\text{MHz}$ の帯域幅で 20.4dB 以上の減衰量域が取れることを示しており、また、許容定在波比の最小値は $\rho_d=1.24$ で、設計中心周波数 9.4 GHz において帯域幅は $\Delta f=0$ で 20.1dB の減衰量域が取れることを示している。

$K=4.0$ で、各許容定在波比 ρ_d を与えたときの周波数に対する減衰量域 α_m の関係は図5に示したが、図6は K の値を 3.5 から 10.0 まで 0.5 毎に取って、各許容定在波比 ρ_d を与えたときの周波数に対する減衰量域の関係を示したものである。 $K \geq 3.5$ とした理由は、これより小さい K 値ではすでに述べた理由によって、設計中心周波数からずれたときの減衰量域 α_m が急激に減少するからである。図6において、下に凸の線が K 値一定の線で、上に凸の線が ρ_d 一定の線であり、交点が許容定

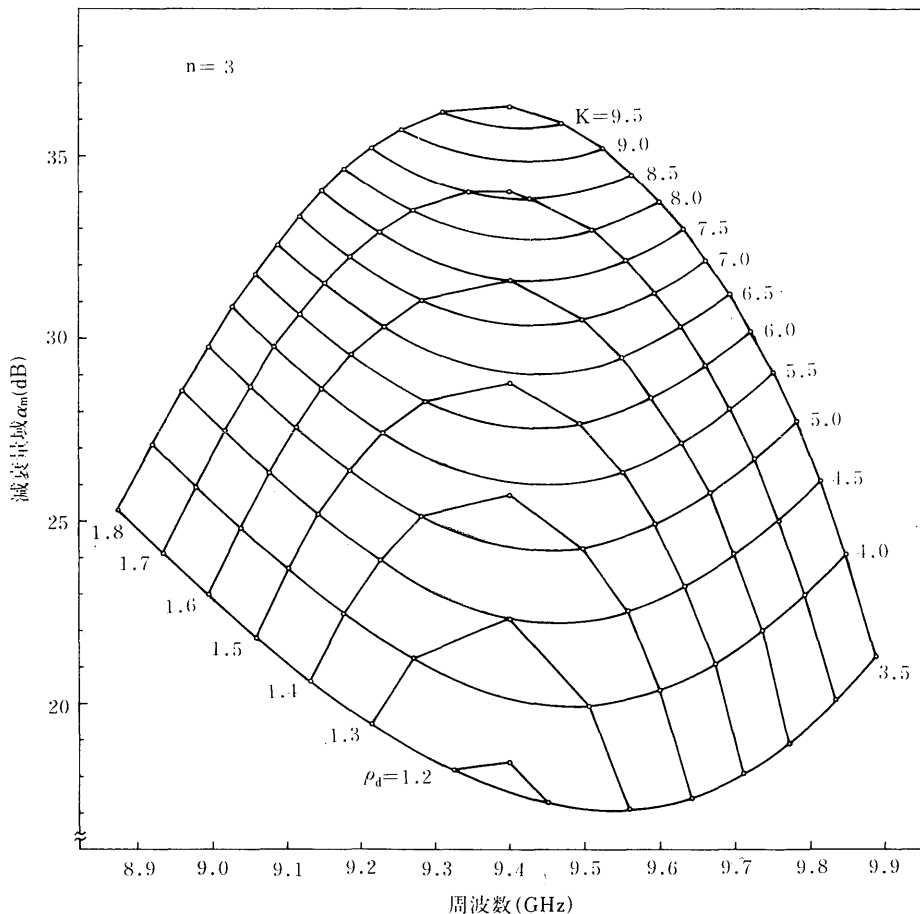


図6 3 段形減衰器, $K=3.5 \sim 10.0$ での各許容定在波比 ρ_d を与えたときの周波数に対する減衰量域 α_m の関係

在波比 ρ_d を満足するそれぞれの周波数と減衰量域 α_m を与える。 $\rho_d=1.5$ とすると、 $K=6.4$ までの K 値で設計することができ、 $K=6.0$ とした場合は、減衰量域 α_m は 27.6dB 以上で周波数 9.29GHz から 9.49GHz まで $\Delta f=200\text{MHz}$ の帯域幅が取れ、 $K=4.0$ とした場合には、 $\alpha_m=21.1\text{dB}$ 、 $\Delta f=570\text{MHz}$ となる。

図 6 に求めた結果より、許容定在波比 ρ_d を 1.8, 1.7, 1.6, 1.5, 1.4 そして 1.3 としたときの規格化コンダクタンス比 K に対する減衰量域 α_m と周波数帯域幅 Δf を求め、その結果を図 7 に示した。

図 7 に示されているように、許容定在波比 ρ_d を与えたとき、規格化コンダクタンス比の K 値を大きくして減衰量域 α_m を大きくすると、周波数帯域幅 Δf は小さくなり、逆に規格化コンダクタンス比の K 値を小さくして周波数帯域幅 Δf を大きくすると、減衰量域 α_m は小さくなる。また、各許容定在波比において、各減衰量域は最大値を持ち そのときの周波数帯域幅は $\Delta f=0$ となる。すなわち、この場合設計中心周波数 9.4GHz に

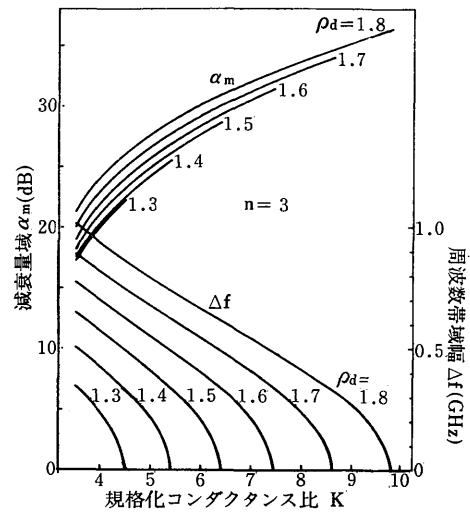


図 7 3 段形減衰器の各許容定在波比 ρ_d における規格化コンダクタンスの比 K に対する減衰量域 α_m と周波数帯域幅 Δf の関係

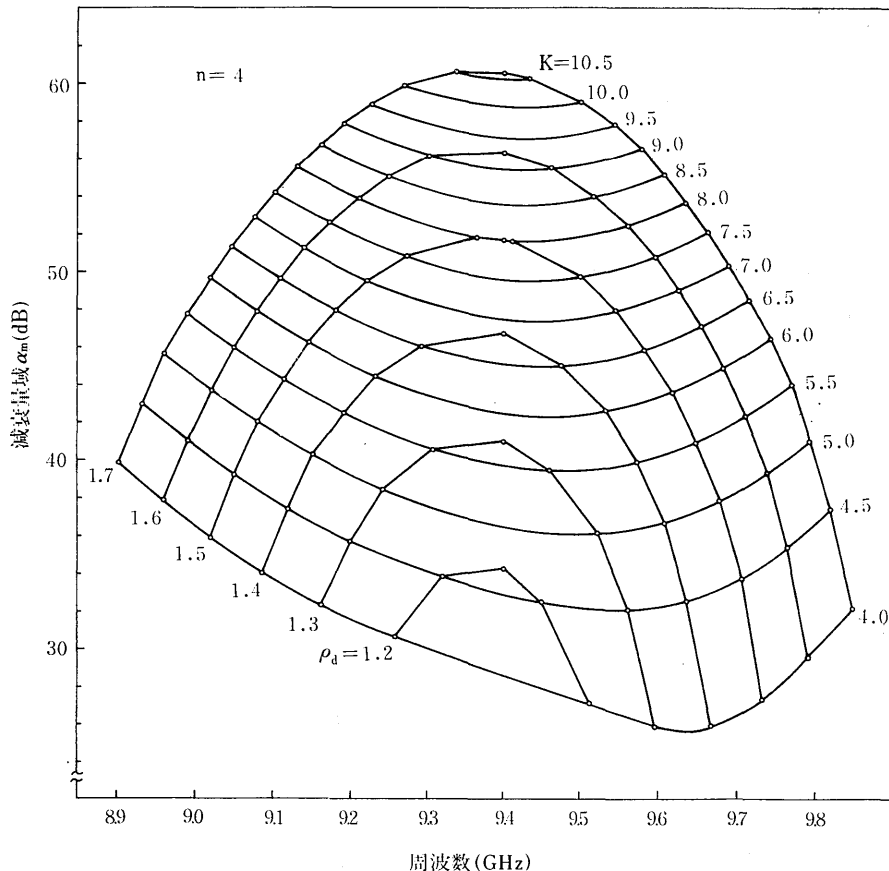


図 8 4 段形減衰器、 $K=4.0 \sim 11.0$ での各許容定在波比 ρ_d を与えたときの周波数に対する減衰量域 α_m の関係

いてのみ許容定在波比を満足している。

4-2 4 段形減衰器

4 段形 pin ダイオード減衰器の 4 個の pin ダイオードの規格化アドミッタンスは 3 段形減衰器の場合と同様にして次のように表わす。

$$\left. \begin{aligned} Y_1 &= Y_4 = G_1(1+jm_1) \\ Y_2 &= Y_3 = G_2(1+jm_2) \\ G_2 &= KG_1 \end{aligned} \right\} \quad (20)$$

m_1, m_2 は 3 段形と同様に (15), (17) 式を用い, 規格化コンダクタンスの比を $K=4.0$ から 11.0 まで 0.5 毎に変化させて, $n=4$ の場合の減衰量一定在波比特性を計算した。この計算において, $K \geq 4.0$ としたのは 3 段形減衰器の場合と同じ理由で, $K < 4.0$ では設計中心周波数から周波数がずれたときに減衰量域 α_m が急激に減少するためである。この計算結果より, 3 段形減衰器の場合と同様にして, 各許容定在波比 ρ_d を与えたときの周波数に対する減衰量域 α_m の関係を求め, その結果が図 8 に示されている。

この場合も下に凸の線が K 値一定の線で, 上に凸の線が ρ_d 一定の線であり, 交点がそれぞれの許容定在波比を満足する周波数と減衰量域 α_m を与える。 $\rho_d=1.5$ とすると, $K=8.05$ までの K 値で設計でき, この $K=$

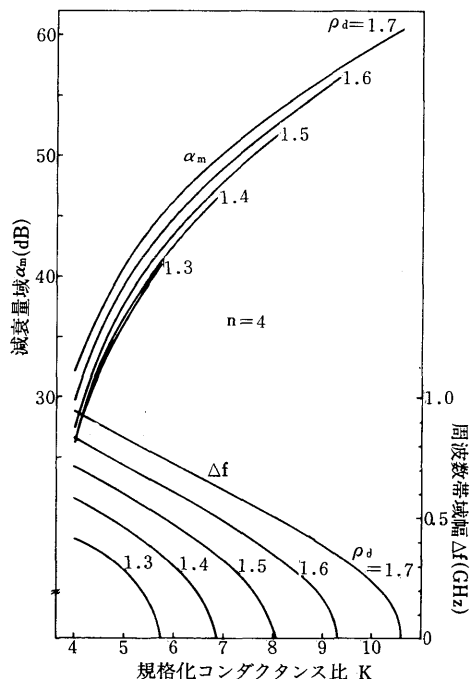


図 9 4 段形減衰器の各許容定在波比 ρ_d における規格化コンダクタンスの比 K に対する減衰量域 α_m と周波数帯域幅 Δf の関係

8.05 では帯域幅は $\Delta f=0$ で, 減衰量域は $\alpha_m=51.8$ dB である。 $K=6.0$ とした場合には, 減衰量域 α_m は 43.6 dB 以上で 9.15GHz から 9.62GHz まで $\Delta f=470$ MHz の帯域幅が取れ, $K=4.0$ とした場合には, $\alpha_m=27.4$ dB, $\Delta f=710$ MHz となる。また, $K=6.0, 4.0$ としたときの許容定在波比の最小値はそれぞれ $\rho_d=1.32, 1.13$ で, そのときの Δf は零で, 設計中心周波数 9.4GHz で減衰量域はそれぞれ $\alpha_m=42.6$ dB, 28.8 dB となる。

図 8 に求めた結果より, 許容定在波比 ρ_d を 1.7, 1.6, 1.5, 1.4 そして 1.3 としたときの規格化コンダクタンス比 K に対する減衰量域 α_m と周波数帯域幅 Δf を求め, その結果を図 9 に示した。

3 段形の場合と同様に許容定在波比を与えたときの減衰量域 α_m と周波数帯域幅 Δf は逆比例の関係にあり, 設計目的によって許容定在波比 ρ_d を定め所要の減衰量域 α_m または周波数帯域幅 Δf を得るように規格化コンダクタンスの比 K を定めなければいけない。

図 10 は, $K=6.0$ とした場合の規格化コンダクタンス $G_1=0.32, 1.21$ のときの減衰量 α と定在波比 ρ の周波数特性を示している。この図 10 は許容定在波比 $\rho_d=1.5$ の場合の特性を示しており, 減衰量 α は図 10 に示した 9.0GHz から 9.8GHz の周波数範囲でほぼ平坦な特性となっている。

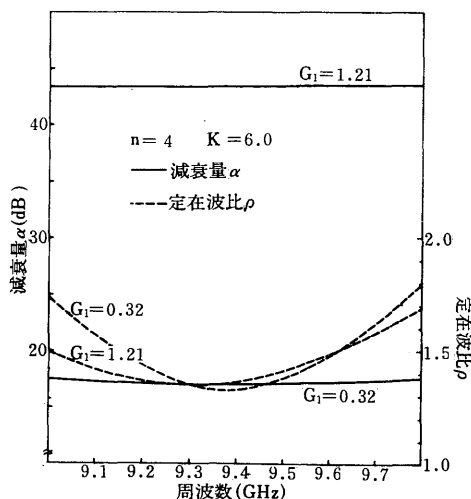


図 10 4 段形減衰器, $K=6.0$ のときの減衰量 α と定在波比 ρ の周波数特性

以上, 3 段形, 4 段形 pin ダイオード減衰器において並列サセプタンス分を考慮して, 設計中心周波数での最適設計法を拡張した広帯域設計法について述べてきた。すなわち, 許容定在波比 ρ_d を与えたとき, 所要の周波数

帯域幅 Δf を得るための規格化コンダクタンスの比 K とそのときの減衰量域 α_m について明らかにしてきた。

5 結 言

本論文において、導波管内に同軸形で並列装荷された pin ダイオードの並列サセプタンス分は周波数と規格化コンダクタンスによって変化することを示し、3 個の pin ダイオードの並列サセプタンス分を与える実験式が求められた。さらに、すでに明らかにした設計中心周波数での最適設計法をこれらの実験式を用いて拡張した 3 段形および 4 段形 pin ダイオード減衰器の広帯域設計法が明らかにされた。この設計法は許容定在波比 ρ_d を与え、所要の周波数帯域幅 Δf あるいは減衰量域 α_m を得るように規格化コンダクタンスの比 K 値を定めるが、周波数帯域幅 Δf と減衰量域 α_m は一定の許容定在波比のもとにおいて逆比例の関係、すなわち、規格化コンダクタンスの比 K 値を大きくして減衰量域 α_m を大きくすれば周波数帯域幅 Δf は小さくなり、逆に K 値を小さくすれば Δf は大きくなるが α_m は小さくなる。今、許容定在波比を $\rho_d=1.6$ 、周波数帯域幅を $\Delta f=200\text{MHz}$ とすると、3 段形では規格化コンダクタンスの比は $K=7.05$ で減衰量域が $\alpha_m=30.7\text{dB}$ の減衰器が設計でき、4 段形では $K=8.85$ で $\alpha_m=55.1\text{dB}$ の減衰器が設計でき

る。また、 $\rho_d=1.6$ 、 $\alpha_m=30\text{dB}$ とすると、3 段形では $K=6.73$ で $\Delta f=275\text{MHz}$ 、4 段形では $K=4.03$ で $\Delta f=825\text{MHz}$ の減衰器が設計できる。このように多段形減衰器の特性改善のためには段数を増せば良いが、軽量小型化の点を考慮すると段数の増加にも制限がでてくる。特に、周波数帯域幅を大きく改善するためには、段数を増すとともに pin ダイオードの装荷方法を改善して、pin ダイオードの並列サセプタンス分を小さくしなければいけない。

今後の問題としては、これまでに述べてきた設計法の有効性を実験的に検討し、pin ダイオードの並列サセプタンス分を小さくする装荷方法を検討して、さらに特性の改善をした多段形減衰器の広帯域設計を行なっていきたい。

本研究は本学特別研究費の援助によって行なったもので、関係各位に心から感謝致します。

参 考 文 献

- (1) 今井 弘：中部工大紀要，第12巻A，pp.56～61，1976年12月
- (2) 今井 弘：中部工大紀要，第14巻A，pp.61～65，1978年12月
- (3) 今井 弘：中部工大紀要，第10巻A，pp.48，1974年12月